ESP32-P4

系列芯片勘误表 Version v1.4

ESPRESSIF

目录

目录 i

1 芯片版本标识 1

1.1 芯片版本编号 1

1.2 主要标识方式 1

1.3 其他标识方式 2

1.4 ESP-IDF 支持版本 2

1.5 相关文档 2

2 勘误表 3

3 所有错误描述 4

3.1 [RMT-176] RMT 启用持续发送模式时，空闲信号电平可能出错 4

3.2 [I2C-308] 在分多次读操作中，主机无法正确读取从机数据 4

3.3 [MSPI-749] 芯片在上电或唤醒过程中失败，并打印“Load access fault”错误信息 5

3.4 [MSPI-750] PSRAM 非对齐 DMA 读操作在地址重叠时可能读取到旧数据 6

3.5 [MSPI-751] MSPI IP 地址重叠检测功能因异步时序问题导致在特定频率条件下读写重叠地址时数据错误 7

3.6 [ROM-764] ROM 中安全启动缓冲区地址错误导致验证失败 7

3.7 [ROM-770] 安全下载模式下 flash 上电失败 8

3.8 [ROM-816] `rom_download_xpd_on` 启用后 flash 上电流程重复执行导致卡死 8

3.9 [Analog-765] 当外设电源域关闭时，输出调压器无法正常供电 9

3.10 [DMA-767] DMA 通道 0 事务 ID 重叠引发权限管理冲突 9

3.11 [APM-560] 未授权的 AHB 访问可能会阻塞后续对 PSRAM 或 flash 的访问 10

3.12 [ECDSA_DS-836] ECDSA_DS 异常接受无效 `r` 和 `s` 值签名 10

3.13 [ECDSA_DS-837] ECDSA_DS 异常接受无效 `s` 值签名 11

4 修订历史 11

5 相关文档和资源 13

5.1 相关文档 13

5.2 开发者社区 13

5.3 产品 13

5.4 联系我们 14

6 免责声明和版权公告 14

1 芯片版本标识

乐鑫引入了新的 **vM.X** 编号方案来表示芯片的修订版本。本指南概述了该编号方案的含义，并介绍了芯片版本的其他各类标识。

1.1 芯片版本编号

乐鑫使用 **vM.X** 编码方式表示芯片版本 (Chip Revision)。

M –主版本号，表示芯片修订的主要版本。该号码变更表示在旧版芯片上使用的软件与新版芯片不兼容，需要升级软件方可使用。

X –次版本号，表示芯片修订的次要版本。该号码变更表示在旧版芯片上使用的软件与新版芯片兼容，无需升级软件。

vM.X 编码方式将取代旧的编码方式，包括 ECO 编码、Vxxx 编码等。

1.2 主要标识方式

eFuse 位

芯片版本使用两个 eFuse 字段编码：

- EFUSE_RD_MAC_SPI_SYS_2_REG[23]
- EFUSE_RD_MAC_SPI_SYS_2_REG[5:0]

表 1.1: eFuse 版本标示位

	标示位	芯片版本					
		v0.0	v1.0	v1.3	v3.0	v3.1	v3.2
主版本号	EFUSE_RD_MAC_SPI_SYS_2_REG[23]	0	0	0	0	0	0
	EFUSE_RD_MAC_SPI_SYS_2_REG[5]	0	0	0	1	1	1
	EFUSE_RD_MAC_SPI_SYS_2_REG[4]	0	1	1	1	1	1
次版本号	EFUSE_RD_MAC_SPI_SYS_2_REG[3]	0	0	0	0	0	0
	EFUSE_RD_MAC_SPI_SYS_2_REG[2]	0	0	0	0	0	0
	EFUSE_RD_MAC_SPI_SYS_2_REG[1]	0	0	1	0	0	1
	EFUSE_RD_MAC_SPI_SYS_2_REG[0]	0	0	1	0	1	0

芯片标识

- 芯片丝印的 **Manufacturing Code（生产编码）** 行

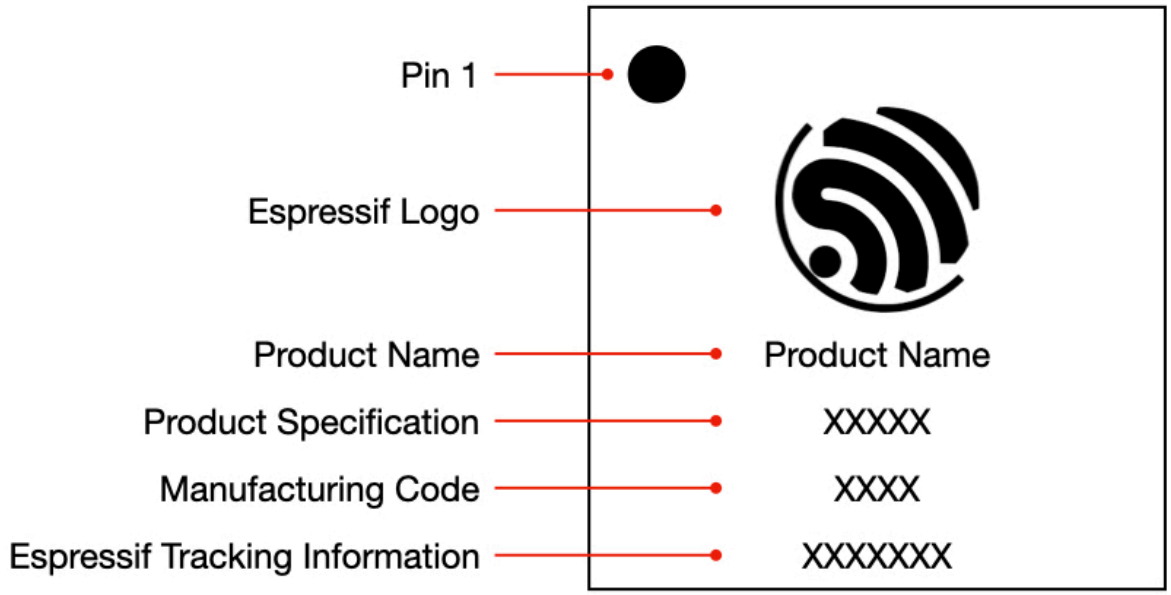

图 1.1: 芯片丝印示意图

表 1.2: 芯片丝印芯片版本标识

芯片版本	生产编码
v0.0	X A XX
v1.0	X C XX
v1.3	X E XX
v3.0	X F XX
v3.1	X G XX
v3.2	X H XX, X J XX

1.3 其他标识方式

日期代码

有些芯片错误不需要在晶圆片上修复，即不需要引入新的芯片版本。

此时，芯片可通过丝印中的 Date Code（**日期代码**）来识别，如图芯片标识。更多信息，请参考 ESP32-P4 芯片包装信息 > 芯片丝印。

1.4 ESP-IDF 支持版本

关于特定芯片版本的 ESP-IDF 支持版本，请参考 ESP-IDF 版本与乐鑫芯片版本兼容性。

1.5 相关文档

- 更多关于芯片版本升级及识别系列产品版本的信息，请参考 ESP32-P4 产品/工艺变更通知 (PCN)。

· 芯片版本的编码策略，请参考 关于芯片版本 (Chip Revision) 编码方式的兼容性公告。

2 勘误表

表 2.1: 勘误表

类别	勘误编号	描述	影响版本					
			v0.0	v1.0	v1.3	v3.0	v3.1	v3.2
RMT	RMT-176	*[RMT-176] RMT* 启用持续发送模式时，空闲信号电平可能出错	Y	Y	Y			
I2C	I2C-308	*[I2C-308]* 在分多次读操作中，主机无法正确读取从机数据	Y	Y	Y			
MSPI	MSPI-749	*[MSPI-749]* 芯片在上电或唤醒过程中失败，并打印“*Load access fault*”错误信息				Y		
	MSPI-750	*[MSPI-750] PSRAM* 非对齐 *DMA* 读操作在地址重叠时可能读取到旧数据				Y		
	MSPI-751	*[MSPI-751] MSPI IP* 地址重叠检测功能因异步时序问题导致在特定频率条件下读写重叠地址时数据错误				Y		
ROM	ROM-764	*[ROM-764] ROM* 中安全启动缓冲区地址错误导致验证失败				Y		
	ROM-770	*[ROM-770]* 安全下载模式下 *flash* 上电失败					Y	
	ROM-816	*[ROM-816] rom_download_xpd_on* 启用后 *flash* 上电流程重复执行导致卡死						Y
Analog	Analog-765	*[Analog-765]* 当外设电源域关闭时，输出调压器无法正常供电				Y		
DMA	DMA-767	*[DMA-767] DMA* 通道 *0* 事务 *ID* 重叠引发权限管理冲突				Y		
APM	APM-560	*[APM-560]* 未授权的 *AHB* 访问可能会阻塞后续对 *PSRAM* 或 *flash* 的访问	Y	Y	Y	Y		
ECDSA_DS [1]	ECDSA_DS-836	*[ECDSA_DS-836] ECDSA_DS* 异常接受无效 *r* 和 *s* 值签名				Y	Y	Y
	ECDSA_DS-837	*[ECDSA_DS-837] ECDSA_DS* 异常接受无效 *s* 值签名	Y	Y	Y			

[1] ECDSA_DS：ECDSA 数字签名外设。

3 所有错误描述

3.1 [RMT-176] RMT 启用持续发送模式时，空闲信号电平可能出错

影响版本：v0.0 v1.0 v1.3

描述

在 ESP32-P4 的 RMT 模块中，如果启用了持续发送模式，那么预期发送通道在发送 RMT_TX_LOOP_NUM_CHn 次数据后会停止数据传输，之后空闲状态的信号电平应由结束标志中的 level 段决定。

但在实际数据传输中，停止数据传输后，通道空闲状态的信号电平并不由结束标志中的 level 段决定，而是由回卷数据携带的电平决定，最终的电平不能确定。

变通方法

建议用户置位 RMT_IDLE_OUT_EN_CHn，从而仅使用寄存器来控制空闲状态的信号电平。

从首个支持持续发送模式的 ESP-IDF 版本 (v5.2) 开始已自动绕过该问题。在这些版本的 ESP-IDF 中，空闲状态的信号电平只能由寄存器控制。

解决方案

已在芯片版本 v3.0 中修复。

3.2 [I2C-308] 在分多次读操作中，主机无法正确读取从机数据

影响版本：v0.0 v1.0 v1.3

描述

如果启用了 I2C 从机 non-FIFO 模式且主机多次对从机进行读操作时，主机无法正确从从机中读取正确的数据。

变通方法

配置从机的 I2C_FIFO_ADDR_CFG_EN 和 I2C_SLV_TX_AUTO_START_EN 为 1，并配置 I2C_FIFO_PRT_EN 为 0。

配置完成后，主机必须使用 RSTART -> WRITE (slave addr, fifo addr) -> RSTART -> WRITE (slave addr) -> READ (NACK) -> STOP 的命令序列对从机进行访问，每次读取仅限一个字节。

解决方案

已在芯片版本 v3.0 中修复。

3.3 [MSPI-749] 芯片在上电或唤醒过程中失败，并打印“Load access fault”错误信息

影响版本：v3.0

描述

在 ESP32-P4 进行上电或唤醒过程中，由于 MSPI IP 内部读数据请求通道处理异常，MSPI 不能正确处理 AXI 系统总线发起的首次及第二次访问请求，从而概率性返回不应出现的错误响应，导致启动流程失败。

变通方法

上电流程：上电流程固定，若流程失败，系统仅能依靠看门狗超时复位芯片，实现“二次上电”。在“二次上电”后，flash MSPI 模块可恢复正常工作。

唤醒流程：在休眠唤醒过程中，LP memory 区域未掉电，其内容得以保持。可在休眠前预先在 LP memory 中部署一段可执行程序，该程序能够执行两次 dummy 读访问。唤醒时，CPU 将先执行该程序，再跳转至 ROM code 继续正常启动流程。代码如下：

```
REG32_WR(0x500ca000, 0x23);
CLEAR_PERI_REG_MASK(0x5008c03c, 0x80000000);

// 关闭 CPU 获取错误响应
SET_PERI_REG_MASK(0x500e51a4, 0x00000007);

// 使能 AXI
REG32_WR(0x500ca000, 0x23);
SET_PERI_REG_MASK(0x5008c03c, 0x00000001);

// 置 1 个 MSPI MMU 表项，用于将 AXI 地址映射到 flash 地址
REG32_WR(0x500ca000, 0x23);
SET_PERI_REG_MASK(0x5008c380, 0x0);
REG32_WR(0x500ca000, 0x23);
SET_PERI_REG_MASK(0x5008c37c, 0x1000);

// AXI 读取 flash MSPI 的第一次和第二次访问
REG32_RD(0x80000000);
REG32_WR(0x500ca000, 0x23);
REG32_RD(0x80000040);
REG32_WR(0x500ca000, 0x23);

// 重新使能 CPU 获取错误响应
```

(续下页)

(接上页)

```
CLEAR_PERI_REG_MASK(0x500e51a4, 0x00000007);

SET_PERI_REG_MASK(0x50111014, 0x8000);
SET_PERI_REG_MASK(0x50111014, 0x2000);
```

PSRAM MSPI：PSRAM MSPI 初始化时，在正式 AXI 读访问前插入两次 dummy 读，可有效规避初始访问异常。

解决方案

已在芯片版本 v3.1 中修复。

3.4 [MSPI-750] PSRAM 非对齐 DMA 读操作在地址重叠时可能读取到旧数据

影响版本：v3.0

描述

通过 DMA 或 CACHE 随机访问 PSRAM 时，若对同一地址区间先进行写操作后进行读操作，可能出现数据读取错误。触发条件：

- 任意写请求被执行。
- 读操作为过 DMA 发起的突发长度为 1 字节或 2 字节的读请求，且访问地址未按 4 字节对齐。
- 读操作访问的地址区间与先前的写操作地址区间存在重叠。

在上述条件下，读操作可能无法获取到写操作写入的新数据，而是返回了写操作之前存在于 PSRAM 中的旧数据。

根本原因：MSPI IP 内部的“地址重叠检测”功能在处理上述非对齐读请求时，其地址区间计算存在异常。实际用于检测的地址范围，其尾端比该读请求本应访问的地址范围可能少 1 至 3 字节。此缺陷导致重叠检测功能可能失效，进而引发数据读取错误。

变通方法

建议在软件应用时，为所有可能发起非 4 字节对齐访问（如 Burst Size 为 1 或 2 字节）的主机（如 USB、SDMMC）强制实施 4 字节地址对齐，可避免该问题。

解决方案

已在芯片版本 v3.1 中修复。

3.5 [MSPI-751] MSPI IP 地址重叠检测功能因异步时序问题导致在特定频率条件下读写重叠地址时数据错误

影响版本：v3.0

描述

通过 DMA 或 CACHE 随机访问 PSRAM 时，若对同一地址区间先进行写操作后进行读操作，在特定时钟频率配置下，可能出现数据读取错误。触发条件：

- DMA 或 CACHE 对 PSRAM 的随机访问中，存在对同一地址的“先写后读”序列。
- AXI 总线频率 freq_axi 与 MSPI 核心频率 freq_core 的比值关系超出安全范围。具体的安全范围取决于 AXI 拼接功能的启用状态以及芯片的实际时序表现。

在上述条件下，读操作可能无法获取到写操作写入的新数据，而是返回了写操作之前存在于 PSRAM 中的旧数据。此错误将导致数据一致性被破坏，可能影响芯片的正常功能。

根本原因：MSPI IP 内部的“地址重叠检测”功能存在异步时序问题。当时钟频率比处于临界状态时，该时序问题会导致检测逻辑失效，无法正确识别地址重叠，进而引发数据读取错误。

变通方法

为确保系统稳定，软件配置需根据 AXI 拼接功能的启用状态以及时序条件，满足以下频率约束：

时序场景	AXI 拼接功能状态	频率约束条件
考虑时序不佳	启用	3 × freq_core ≥ freq_axi
	禁用	freq_core ≥ freq_axi
考虑时序正常	启用	4 × freq_core ≥ freq_axi
	禁用	2 × freq_core ≥ freq_axi

解决方案

已在芯片版本 v3.1 中修复。

3.6 [ROM-764] ROM 中安全启动缓冲区地址错误导致验证失败

影响版本：v3.0

描述

在 ROM 中，安全启动阶段缓冲区的起始地址配置错误。该地址指向了 L2 缓存数据存储器 (0x4FF0_0000)，该区域属于 L2 缓存的一部分，CPU 无法写入。

由于此错误配置，存储在安全启动缓冲区中的数据可能会丢失，可能导致安全启动过程中的哈希计算失败或签名验证失败。

变通方法

请勿启用安全启动功能。

解决方案

已在芯片版本 v3.1 中修复。

3.7 [ROM-770] 安全下载模式下 flash 上电失败

影响版本：v3.1

描述

为同时支持 1.8 V 和 3.3 V flash，ESP32-P4 引入了一种电源控制机制：在 Joint Download 模式，PMU 默认不会为 flash 上电。在正常下载流程中，软件会先确定 flash 工作电压、更新 eFuse PXAO_TIEH_SEL_0 并配置相关寄存器（此序列已集成到 esptool 下载命令中），从而在烧录前为 flash 上电。

然而，ROM 包含一项安全下载功能。当通过 eFuse ENABLE_SECURITY_DOWNLOAD 启用此功能时，ROM 会拒绝寄存器读写命令，仅允许 flash 烧录。因此，软件无法配置 flash 电源控制寄存器，导致 flash 无法上电，进而使下载过程失败。

变通方法

- 不启用 Secure Download 模式。
- 或在板级电路设计中，提供 flash 内部/外部供电切换方案，使 flash 在下载阶段可正常上电。如使用外部电源为 flash 供电，进入 sleep mode 前需切换回 flash 内部供电，否则会影响休眠功能。

解决方案

已在芯片版本 v3.2 中修复。

3.8 [ROM-816] `rom_download_xpd_on` 启用后 flash 上电流程重复执行导致卡死

影响版本：v3.2

描述

为修复在 ESP32-P4 芯片版本 v3.1 及更早版本的安全下载模式下，无法通过 esptool 为 flash 上电的问题，ESP32-P4 芯片版本 v3.2 中新增了 eFuse `rom_download_xpd_on`。当该 eFuse 位被烧写后，ROM 会在下载流程中自动执行 flash 上电相关代码。

该上电代码在同一次上电复位 (POR) 周期内不能执行两次，否则流程无法正常退出，芯片会出现卡死。

可能触发“执行两次”的情况包括：

- eFuse 中已烧写 `rom_download_xpd_on`，但主机侧仍向芯片发送 flash 上电序列。若使用已修复的 esptool，在非安全下载模式下会先检查该 eFuse 位，仅在未烧写时才会自动发送上电序列，因此一般不会出现此组合。
- 在安全下载模式下，通过 USB UART 接口烧写 `rom_download_xpd_on` 后，再使用 USB UART 的强制下载去烧录固件。由于 USB UART 触发的复位通常不是完整上电复位，复位后再次进入下载相当于在同一上电周期内再次执行了 flash 上电相关代码，从而触发上述卡死风险。

变通方法

- 仅在确实需要启用安全下载模式时，再去烧写 `rom_download_xpd_on` 位。
- 若使用 USB UART 接口进行固件下载，在烧写该 eFuse 位之后，下载固件前应先对芯片执行一次完整上电复位，再进入下载流程。

解决方案

暂无修复计划。

3.9 [Analog-765] 当外设电源域关闭时，输出调压器无法正常供电

影响版本：v3.0

描述

当外设电源域被关闭时，输出调压器无法正常供电。

变通方法

如果希望使用输出调压器为外部 PCB 组件供电，请勿在 Light-sleep 模式下关闭外设电源域。

解决方案

已在芯片版本 v3.1 中修复。

3.10 [DMA-767] DMA 通道 0 事务 ID 重叠引发权限管理冲突

影响版本：v3.0

描述

在使用 AHB DMA 通道 0 执行内存间传输时，该传输会被分配事务 ID “a”，此 ID 与 RMT 外设 DMA 使用的事务 ID 相同。

由于此 ID 重叠，通道 0 上的内存间传输会共享 RMT 外设的权限设置，导致无法独立控制其访问权限。在需要实施隔离权限管理的系统中，此冲突可能引发非预期或越权访问行为。

变通方法

避免使用内存间传输通道 0。所有内存间传输操作均应使用通道 1 或通道 2 执行。

解决方案

已在芯片版本 v3.1 中修复。

3.11 [APM-560] 未授权的 AHB 访问可能会阻塞后续对 PSRAM 或 flash 的访问

影响版本：v0.0 v1.0 v1.3 v3.0

描述

当多个 AHB Master（USB OTGFS、USB OTGHS、GMAC、SDMMC、Trace0/1、AHB PDMA、L2MEM Monitor、TCM Monitor 等）并发访问 PSRAM 或 flash 时，如果其中某个 Master 不具备访问权限，DMA APM 的访问权限检查会正确拦截该越权访问。

在拦截过程中，DMA APM 并未正确屏蔽下游响应，导致后续传输异常。因此，一旦发生越权访问，此后即便是由具备权限的 AHB Master 发起的正常访问，也可能被阻塞。

变通方法

避免触发对 PSRAM 或 flash 的越权访问。如果无法避免越权访问且系统已经进入上述卡死状态，唯一可用的恢复方式是执行系统复位。

解决方案

已在芯片版本 v3.1 中修复。

3.12 [ECDSA_DS-836] ECDSA_DS 异常接受无效 r 和 s 值签名

影响版本：v3.0 v3.1 v3.2

描述

当向 ECDSA_DS 外设提交带有无效 r 和 s 值的签名 {r = 0 或 n，s = 0 或 n} 进行任意消息和公钥验证时，该外设会错误地将此签名报告为“valid”。

变通方法

使用 RSA_DS 安全启动替代 ECDSA_DS 安全启动。

解决方案

暂无修复计划。

3.13 [ECDSA_DS-837] ECDSA_DS 异常接受无效 s 值签名

影响版本：v0.0 v1.0 v1.3

描述

当向 ECDSA_DS 外设提交带有无效 s 值的签名 {r = (Qa + G).x，s = 0 或 n} 进行任意消息和公钥验证时，该外设会错误地将此签名报告为“valid”。

变通方法

使用 RSA_DS 安全启动替代 ECDSA_DS 安全启动。

解决方案

暂无修复计划。

4 修订历史

表 4.1: 修订历史

日期	版本	发布说明
2026-10-12	v1.4	**·芯片版本标识** – 更新表“芯片丝印芯片版本标识”，增加芯片版本 v3.2 的生产编码 X J XX
2026-07-10	v1.3	**·勘误表** – 改进格式 **·所有错误描述** – 新增章节*[ECDSA_DS-836] ECDSA_DS 异常接受无效 r 和 s 值签名* – 新增章节*[ECDSA_DS-837] ECDSA_DS 异常接受无效 s 值签名*
2026-04-20	v1.2	**·芯片版本标识** – 新增芯片版本 v3.2 的相关信息 **·所有错误描述** – 在章节*[ROM-770] 安全下载模式下 flash 上电失败* 中，解决方案更新为“已在芯片版本 v3.2 中修复” – 新增章节*[ROM-816] rom_download_xpd_on 启用后 flash 上电流程重复执行导致卡死*
2026-02-12	v1.1	**·芯片版本标识** – 新增芯片版本 v3.0 和 v3.1 的相关信息 **·所有错误描述** – 新增章节*[MSPI-749] 芯片在上电或唤醒过程中失败，并打印“Load access fault”错误信息* – 新增章节*[MSPI-750] PSRAM 非对齐 DMA 读操作在地址重叠时可能读取到旧数据* – 新增章节*[MSPI-751] MSPI IP 地址重叠检测功能因异步时序问题导致在特定频率条件下读写重叠地址时数据错误* – 新增章节*[ROM-764] ROM 中安全启动缓冲区地址错误导致验证失败* – 新增章节*[Analog-765] 当外设电源域关闭时，输出调压器无法正常供电* – 新增章节*[DMA-767] DMA 通道 0 事务 ID 重叠引发权限管理冲突* – 新增章节*[APM-560] 未授权的 AHB 访问可能会阻塞后续对 PSRAM 或 flash 的访问* – 新增章节*[ROM-770] 安全下载模式下 flash 上电失败*
2025-07-08	v1.0	首次发布

5 相关文档和资源

5.1 相关文档

- 《ESP32-P4 技术规格书》–提供 ESP32-P4 芯片的硬件技术规格。
- 《ESP32-P4 技术参考手册》–提供 ESP32-P4 芯片的存储器和外设的详细使用说明。
- 《ESP32-P4 硬件设计指南》–提供基于 ESP32-P4 芯片的产品设计规范。
- 证书
  https://espressif.com/zh-hans/support/documents/certificates
- ESP32-P4 产品/工艺变更通知 (PCN)
  https://espressif.com/zh-hans/support/documents/pcns?keys=ESP32-P4
- ESP32-P4 公告–提供有关安全、bug、兼容性、器件可靠性的信息。
  https://espressif.com/zh-hans/support/documents/advisories?keys=ESP32-P4
- 文档更新和订阅通知
  https://espressif.com/zh-hans/support/download/documents

5.2 开发者社区

- ESP32-P4 ESP-IDF 编程指南 –ESP-IDF 开发框架的文档中心。
- ESP-IDF 及 GitHub 上的其它开发框架
  https://github.com/espressif
- ESP32 论坛–工程师对工程师 (E2E) 的社区，您可以在这里提出问题、解决问题、分享知识、探索观点。
  https://esp32.com/
- The ESP Journal –分享乐鑫工程师的最佳实践、技术文章和工作随笔。
  https://blog.espressif.com/
- SDK 和演示、App、工具、AT 等下载资源
  https://espressif.com/zh-hans/support/download/sdks-demos

5.3 产品

- ESP32-P4 系列芯片–ESP32-P4 全系列芯片。
  https://espressif.com/zh-hans/products/socs?id=ESP32-P4
- ESP32-P4 系列模组–ESP32-P4 全系列模组。
  https://espressif.com/zh-hans/products/modules?id=ESP32-P4
- ESP32-P4 系列开发板–ESP32-P4 全系列开发板。
  https://espressif.com/zh-hans/products/devkits?id=ESP32-P4
- ESP Product Selector（乐鑫产品选型工具）–通过筛选性能参数、进行产品对比快速定位您所需要的产品。
  https://products.espressif.com/#/product-selector

5.4 联系我们

- 商务问题、技术支持、电路原理图 & PCB 设计审阅、购买样品（线上商店）、成为供应商、意见与建议
  https://espressif.com/zh-hans/contact-us/sales-questions

6 免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，乐鑫不对信息的准确性、真实性做任何保证。

乐鑫不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他乐鑫提案、规格书或样品在他处提到的任何保证。

乐鑫不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。