

ESP32-S31

硬件设计指南



Release master
乐鑫信息科技
2026年06月23日

Table of contents

Table of contents	i
1 本文档的最新版本	3
1.1 关于本文档	3
1.1.1 简介	3
1.1.2 请使用最新本本文档	3
1.2 产品概述	3
1.3 原理图设计	4
1.3.1 概述	4
1.3.2 电源	5
1.3.3 上电时序与复位	7
1.3.4 Flash 及 PSRAM	8
1.3.5 时钟源	8
1.3.6 射频	10
1.3.7 UART	11
1.3.8 SPI	11
1.3.9 Strapping 管脚	12
1.3.10 外置阻容	13
1.3.11 GPIO	13
1.3.12 ADC	15
1.3.13 SD/MMC 主机控制器	16
1.3.14 USB	16
1.3.15 触摸传感器	17
1.3.16 以太网 MAC	17
1.3.17 LCD 与 Camera 控制器	18
1.4 PCB 版图布局	19
1.4.1 基于芯片的版图设计通用要点	19
1.4.2 电源	20
1.4.3 晶振	21
1.4.4 射频	22
1.4.5 Flash 及 PSRAM	24
1.4.6 UART	24
1.4.7 基于模块的版图设计通用要点（模块在底板上的位置摆放）	24
1.4.8 ADC	26
1.4.9 USB	26
1.4.10 SDIO	26
1.4.11 触摸传感器	28
1.4.12 EMAC	30
1.4.13 版图设计常见问题	31
1.5 下载指导	31
1.6 相关文档和资源	32
1.6.1 ESP32-S31 系列模组	32
1.6.2 ESP32-S31 系列开发板	32
1.6.3 其他文档和资源	32
1.7 词汇列表	32
1.8 修订历史	33

1.9 免责声明和版权公告 33

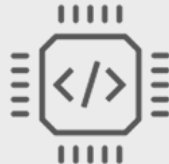
本文档是 [ESP32-S31](#) 系列芯片的硬件设计指南。



[原理图设计](#)



[PCB 版图布局](#)



[下载指导](#)



[相关文档和资源](#)

Chapter 1

本文档的最新版本

请查看以下链接，以确保使用的是本文档的最新版本：https://docs.espressif.com/projects/esp-hardware-design-guidelines/zh_CN/latest/esp32s31/index.html

1.1 关于本文档

1.1.1 简介

《ESP 硬件设计指南》提供基于 ESP32-S31 芯片的硬件设计的指导规范。这些规范将帮助您提升电路和 PCB 版图设计的准确性，以实现产品的最佳性能。本文的目标读者是硬件设计师和应用开发人员。

本文档的撰写基于您对 ESP32-S31 有一定的了解。如果您对 ESP32-S31 芯片不熟悉，建议您参考 [ESP32-S31 芯片规格书](#) 以便更好地理解本文内容。

1.1.2 请使用最新本本文档

点击链接确保您使用的是最新版本的文档：https://docs.espressif.com/projects/esp-hardware-design-guidelines/zh_CN/latest/esp32s31/index.html

1.2 产品概述

ESP32-S31 系列芯片支持以下功能：

- 2.4 GHz Wi-Fi 6
- Bluetooth® 5.4 (LE)
- Bluetooth® Classic
- 802.15.4，支持 Thread 和 Zigbee 协议
- 高性能 RISC-V 32 位双核处理器
- 多种外设
- 内置安全硬件
- USB 2.0 高速 OTG 接口
- USB 串口/JTAG 控制器
- 以太网 MAC 接口

ESP32-S31 采用低功耗 40 纳米工艺，具有超高的射频性能、稳定性、通用性和可靠性，以及超低的功耗，满足不同的功耗需求，适用于各种应用场景。ESP32-S31 的典型应用包括：

- 智能家居
- 工业自动化
- 医疗保健
- 消费电子产品
- 智慧农业
- POS 机
- 服务机器人
- 音频设备
- 通用低功耗 IoT 传感器集线器
- 通用低功耗 IoT 数据记录器
- 摄像头视频流传输
- USB 设备
- 语音识别
- 图像识别
- Wi-Fi + 蓝牙网卡
- 触摸和接近感应

更多关于 ESP32-S31 系列芯片说明请参考 [ESP32-S31 系列芯片技术规格书](#)。

备注：除非特别说明，文中使用的“ESP32-S31”指的是 ESP32-S31 系列芯片，而非单一型号。

1.3 原理图设计

1.3.1 概述

ESP32-S31 系列芯片的核心电路只需要 30 个左右的电阻电容电感和 1 个无源晶振，以及 1 个 SPI flash。为了更好地保证 ESP32-S31 系列芯片的工作性能，本章将详细介绍 ESP32-S31 系列芯片的原理图设计。

下图所示为 ESP32-S31 的核心电路参考设计，您可以将它作为您的原理图设计的基础。

备注：核心电路已经是最小电路，请不要随意删减器件。

ESP32-S31 系列芯片的核心电路图的设计有以下重要组成部分：

- 电源
- 上电时序与复位
- *Flash* 及 *PSRAM*
- 时钟源
- 射频
- *UART*
- *SPI*
- *Strapping* 管脚
- 外置阻容
- *GPIO*
- *ADC*
- *SD/MMC* 主机控制器

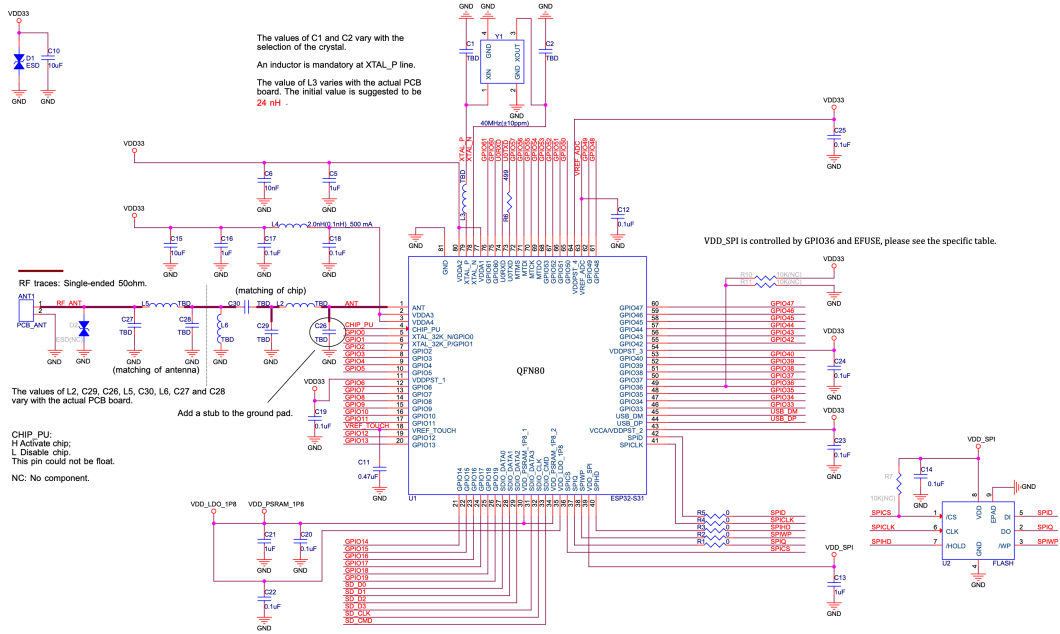


图 1: ESP32-S31 系列芯片参考设计原理图

- [USB](#)
- [触摸传感器](#)
- [以太网 MAC](#)
- [LCD 与 Camera 控制器](#)

下文将分别对这些部分进行描述。

1.3.2 电源

电源电路设计的通用要点有：

- 使用单电源供电时，建议供给 ESP32-S31 的电源电压为 3.3 V，最大输出电流至少 800 mA。
- 建议在总电源入口处（外部电源接入 PCB 的位置）添加 ESD 保护器件和至少 10 μF 的大电容。

电源管理如图 [ESP32-S31 系列芯片电源管理图](#) 所示。

有关电源管脚的更多信息，请查看 [ESP32-S31 系列芯片技术规格书](#) > 章节 电源。

数字电源

- ESP32-S31 的管脚 VDDPST_1 是电源输入管脚，与数字 LP 电源域相关，工作电压范围为 3.0 V ~ 3.6 V。建议在电路中靠近该电源管脚处添加 0.1 μF 电容。
- 管脚 VDDPST_3 和 VDDPST_4 是电源输入管脚，与数字 HP 电源域相关，工作电压范围为 3.0 V ~ 3.6 V。建议在电路中靠近这两个电源管脚处分别添加 0.1 μF 电容。
- 管脚 VCCA/VDDPST_2 是电源输入管脚，与 USB_PHY 和数字 HP 电源域相关，工作电压范围为 3.0 V ~ 3.6 V。建议在电路中靠近该电源管脚处添加 0.1 μF 电容。
- 管脚 VDD_SPI 是电源输入/输出管脚，与 flash 电源域相关，推荐使用 VDD_SPI 输出电源给封装外 flash 供电。建议靠近该电源管脚和 flash 处添加 0.1 μF 及 1 μF 去耦电容。

当前管脚 VDD_SPI 只能输出 3.3 V，同时请在 GPIO36 外部添加上拉电阻。

- 管脚 VDD_PSRAM_1P8_1 和 VDD_PSRAM_1P8_2 是电源输入管脚，与 PSRAM 电源域相关。建议在电路中靠近这两个电源管脚处分别添加 0.1 μF 及 1 μF 电容。

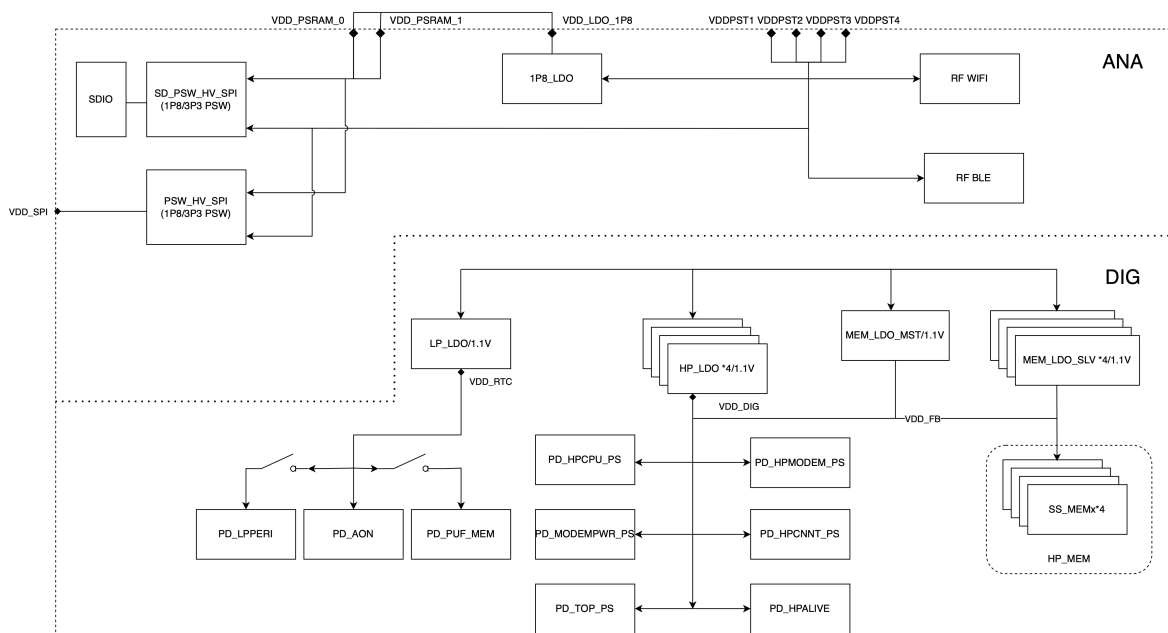


图 2: ESP32-S31 系列芯片电源管理图

- 管脚 VDD_LDO_1P8 是电源输出管脚，可作为输出电源给封装内 PSRAM、封装外 flash 和内部 SD GPIO 使用。

推荐使用 VDD_LDO_1P8 输出电源给封装内 PSRAM 供电，即将 VDD_PSRAM_1P8_1 和 VDD_PSRAM_1P8_2 连接至 VDD_LDO_1P8。

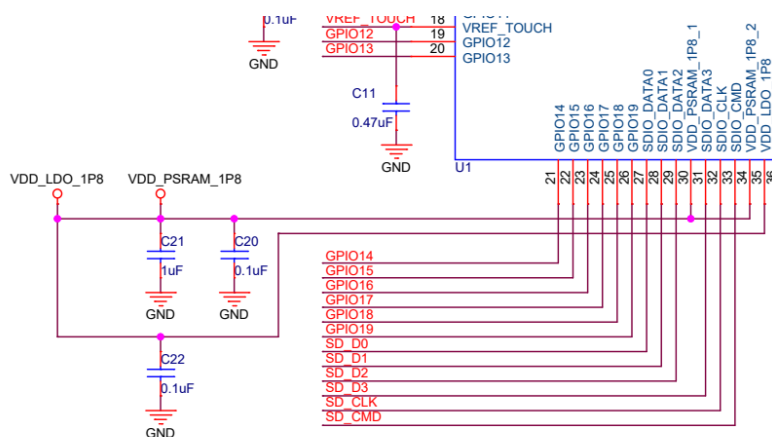


图 3: ESP32-S31 系列芯片 PSRAM 电源电路图

模拟电源

ESP32-S31 的 VDDA1 至 VDDA4 管脚为模拟电源管脚，工作电压范围为 3.0 V ~ 3.6 V。

建议在电路中靠近 VDDA1 和 VDDA2 电源管脚处添加 10 nF 和 1 μF 电容。

对于 VDDA3 和 VDDA4，当 ESP32-S31 工作在 TX 时，瞬间电流会加大，往往引起电源的轨道塌陷。所以在电路设计时建议在 VDDA3 和 VDDA4 的电源走线上增加一个 10 μF 电容，该电容可与 1 μF 电容或其他电容搭配使用。

建议在总电源入口添加另一个 10 μF 电容。如果总电源入口靠近 VDDA3 和 VDDA4，可以合并仅使用一个 10 μF 电容。

另外，在靠近 VDDA3 和 VDDA4 处还需添加 LC 滤波电路，用于抑制高频谐波，同时请注意该电感的额定电流最好在 500 mA 及以上。

其余电容电路请参考 [ESP32-S31 系列芯片参考设计原理图](#)。

1.3.3 上电时序与复位

ESP32-S31 的 CHIP_PU 管脚为高电平时使能芯片，为低电平时复位芯片。

当 ESP32-S31 使用 3.3 V 系统电源供电时，电源轨需要一些时间才能稳定，之后才能拉高 CHIP_PU，激活芯片。因此，CHIP_PU 管脚上电要晚于系统电源 3.3 V 上电。

复位芯片时，复位电压 V_{IL_nRST} 范围应为 $(-0.3 \sim 0.15 \times VDDPST_1)$ V。为防止外界干扰引起重启，CHIP_PU 管脚引线需尽量短一些。

图 [ESP32-S31 系列芯片上电和复位时序图](#) 为 ESP32-S31 系列芯片的上电、复位时序图。

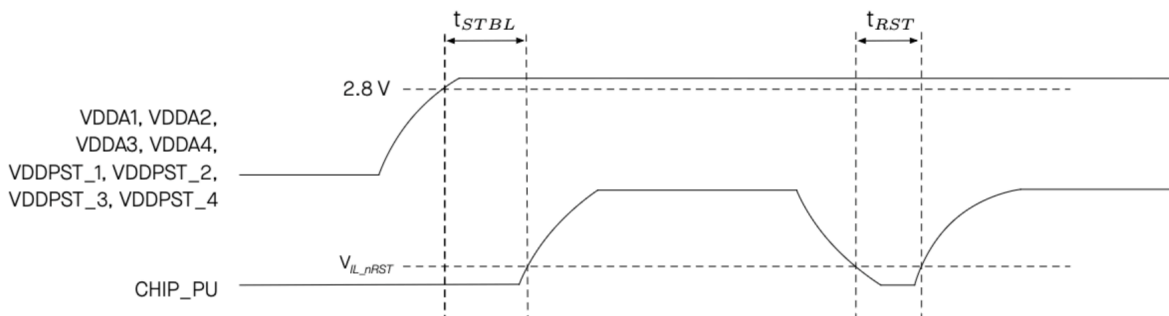


图 4: ESP32-S31 系列芯片上电和复位时序图

上电和复位时序参数说明见表 [上电和复位时序参数说明](#)。

表 1: 上电和复位时序参数说明

参数	说明	最小值 (ms)
t_{STBL}	CHIP_PU 管脚拉高激活芯片前，VDDA1、VDDA2、VDDA3、VDDA4、VDDPST_1、VDDPST_2、VDDPST_3、VDDPST_4 达到稳定所需的时间	1
t_{RST}	CHIP_PU 电平低于 V_{IL_nRST} 从而复位芯片的时间	1

注意:

- CHIP_PU 管脚不可浮空。
- 为确保芯片上电和复位时序正常，一般采用的方式是在 CHIP_PU 管脚处增加 RC 延迟电路。RC 通常建议为 $R = 10 \text{ k}\Omega$ ， $C = 1 \mu\text{F}$ ，但具体数值仍需根据实际的电源特性配合芯片的上电、复位时序进行调整。
- 如果应用中存在以下场景：
 - 电源缓慢上升或下降，例如电池充电；
 - 需要频繁上下电的操作；
 - 供电电源不稳定，例如光伏发电。

此时，仅仅只有 RC 电路不一定能够满足时序要求，有概率会导致芯片无法进入正常的工作模式或者 flash 擦除操作可能偶尔无法彻底完成从而出现问题。此时，请预留电源监控芯片，保证在电源异常的情况下可以复位芯片，电源监控芯片的阈值建议 3.0 V 左右。

1.3.4 Flash 及 PSRAM

目前 ESP32-S31 系列芯片固件仅支持 NOR flash。

ESP32-S31 需要配合封装外 flash 一起使用，用于存储应用的固件和数据。ESP32-S31 支持以 SPI、Dual SPI、Quad SPI/QPI 等接口模式连接 flash，最大可支持 256 MB flash。

ESP32-S31 内部封装了八线、1.8 V 工作电压的 PSRAM，但是 PSRAM 的管脚并没有引出芯片。

表芯片与封装外 flash 的管脚对应关系 列出了所有 SPI 模式下芯片与 flash 的管脚对应关系。

表 2: 芯片与封装外 flash 的管脚对应关系

管脚序号	管脚名称	Single SPI	Dual SPI	Quad SPI/QPI
36	SPICS	CS#	CS#	CS#
37	SPIQ	DO	DO	DO
38	SPIWP	WP#	WP#	WP#
40	SPIHD	HOLD#	HOLD#	HOLD#
41	SPICLK	CLK	CLK	CLK
42	SPID	DI	DI	DI

为了减少软件适配的风险，推荐使用乐鑫官方适配过的 flash 型号，具体选型请咨询商务或者技术团队。建议如图 *ESP32-S31 系列芯片封装外 Flash 电路图* 所示在 SPI 线上预留 0 Ω 串联电阻，以便在需要进行灵活调整，实现降低驱动电流、减小对射频的干扰、调节时序、提升抗干扰能力等功能。

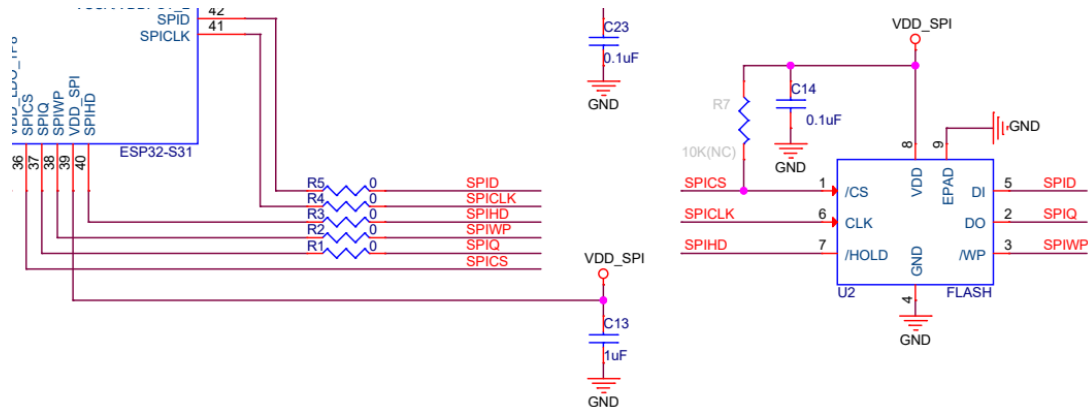


图 5: ESP32-S31 系列芯片封装外 Flash 电路图

1.3.5 时钟源

ESP32-S31 外部可以有两个时钟源：

- 外置主晶振时钟源（必选）
- RTC 时钟源（可选）

外置主晶振时钟源（必选）

目前 ESP32-S31 系列芯片固件仅支持 40 MHz 晶振。

ESP32-S31 的无源晶振部分电路如图 *ESP32-S31 系列芯片无源晶振电路图*。注意，选用的无源晶振自身精度需在 ± 10 ppm。

XTAL_P 时钟走线上必须添加一个串联电感，初始建议使用 24 nH (0201)。该电感作为系统正常启动的必须的元器件，即使不使用射频功能也需要该电感，也可以用来减弱晶振高频谐波对射频性能的影响，最终值需要通过测试后确认。

- 两端负载电容值根据晶振的规格要求进行配置。

并联电阻 R 用于偏置晶振电路，电阻值要求 $5\text{ M}\Omega < R \leq 10\text{ M}\Omega$ 。

该电阻一般无需上件。

如果不需要该 RTC 时钟源，则 32.768 kHz 晶振的管脚也可配置为通用 GPIO 口使用。

1.3.6 射频

射频电路

ESP32-S31 系列芯片的射频电路主要由三部分组成：PCB 板射频走线、芯片匹配电路、天线及其匹配电路。各部分电路应满足以下设计规范：

- PCB 板射频走线：需进行 $50\ \Omega$ 阻抗控制。
- 芯片匹配电路：请尽量靠近芯片放置，优先采用 CLCCL 结构。
 - CLCCL 结构构成带通滤波器，主要用来调整阻抗点，抑制高频谐波和低频噪声，以及提高抗干扰能力。
 - 芯片匹配电路如图 *ESP32-S31 系列芯片射频匹配电路图* 所示。
- 天线及其匹配电路：为保证辐射性能，建议天线的输入阻抗为 $50\ \Omega$ 左右。为保险起见，推荐在靠近天线位置增加一组 CLC 匹配电路，用于调节天线的输入阻抗。
- 整体匹配电路建议至少有两组 CLC 结构。

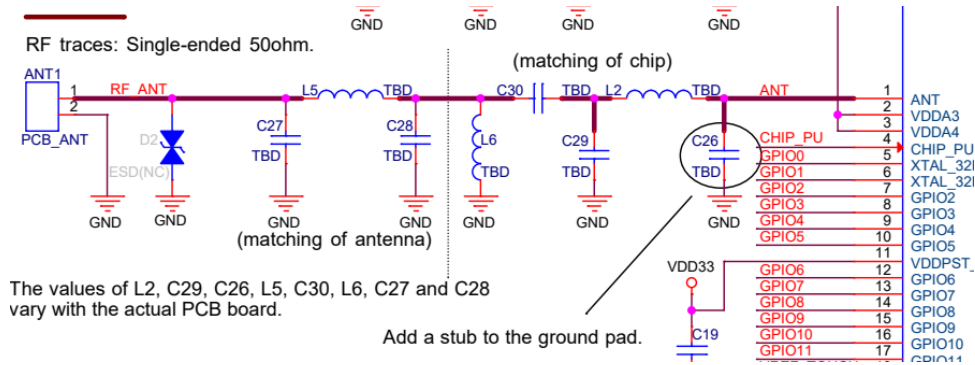


图 8: ESP32-S31 系列芯片射频匹配电路图

射频调试

射频匹配网络的参数值和 PCB 板有关，不要直接使用模组的匹配值，须按照下述射频调试进行确认。

图 *ESP32-S31 射频调试示意图* 展示了射频调试的大概过程。

将芯片匹配电路靠近芯片的端口定义为端口 1，将其靠近天线的端口定义为端口 2，则 S11 用来描述从端口 1 反射回来的信号功率与输入信号功率之比，如果匹配阻抗与芯片阻抗共轭，则传输性能最佳。S21 用来描述从端口 1 到端口 2 的信号功率传输损耗。如果 S11 接近芯片共轭阻抗点 $40+j0$ ，且 S21 在 4.8 GHz 和 7.2 GHz 频率下小于 -35 dB，则匹配电路可满足传输要求。

将芯片匹配电路的两端分别接到综测仪上，测试其信号反射参数 S11 及传输参数 S21。调试该匹配电路中元件的数值，直至 S11 和 S21 满足上述要求。如果芯片的 PCB 板严格设计遵循章节 *PCB 版图布局* 里的规范，用户可以参考表 *匹配电路元器件推荐数值范围* 来调试该匹配电路。

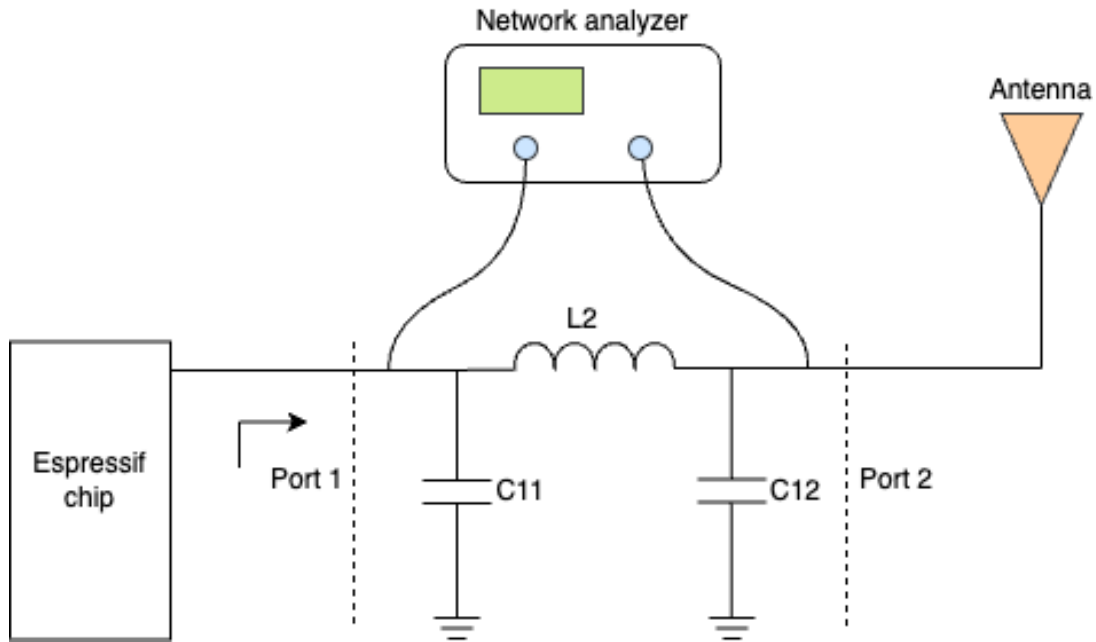


图 9: ESP32-S31 射频调试示意图

表 3: 匹配电路元器件推荐数值范围

位号	推荐数值范围	物料编号
C11	1.2 ~ 1.8 pF	GRM0335C1H1RXBA01D
L2	2.0 ~ 3.0 nH	LQP03TN2NXB02D
C12	1.8 ~ 1.2 pF	GRM0335C1H1RXBA01D

射频匹配器件请采用 0201 物料，芯片端匹配电路的第一个电容需要添加枝节。

备注： 如果不需要射频功能，建议不要在固件中初始化射频堆栈。此时，射频管脚可以悬空。如果启用射频功能，请确保已连接天线，否则可能导致系统不稳定或射频电路损坏。

1.3.7 UART

ESP32-S31 有 4 个 UART 接口，即 UART0 ~ UART3。U0TXD 和 U0RXD 默认为 GPIO58 和 GPIO59，其他 UART 信号可以通过 GPIO 交换矩阵功能配置到任意空闲的 GPIO 管脚上。

ESP32-S31 还有 1 个 LP UART，可以配置到任意 LP GPIO 管脚上。

UART0 通常作为下载和 log 打印的串口。关于如何使用 UART0 进行下载，请参考章节[下载指导](#)。U0TXD 线上建议串联 499 Ω 电阻用于抑制谐波。

应用通信建议优先使用 UART0 以外的 UART，并在 TX 线上串联电阻用于抑制谐波。

1.3.8 SPI

在使用 SPI 功能时，为了提高 EMC 性能，请在 SPI_CLK 线上添加串联电阻（或磁珠）以及对地电容。如果空间允许，建议在其他 SPI 线上也添加串联电阻和对地电容。另外，请确保 RC/LC 器件靠近芯片或模块的管脚放置。

1.3.9 Strapping 管脚

芯片每次上电或复位时，都需要一些初始配置参数，如加载芯片的启动模式等。这些参数通过 strapping 管脚控制。复位放开后，strapping 管脚和普通 IO 管脚功能相同。

GPIO37、GPIO60 和 GPIO61 为 strapping 管脚。

所有的 strapping 管脚信息，可参考 [ESP32-S31 系列芯片技术规格书](#) > 章节 [启动配置项](#)。

下面主要介绍和启动模式有关的 strapping 管脚信息。

芯片复位释放后，GPIO60 和 GPIO61 共同决定启动模式，详见表 [芯片启动模式控制](#)。

表 4: 芯片启动模式控制

启动模式	GPIO61	GPIO60
SPI Boot (默认)	1	任意值
Joint Download Boot	0	1

备注:

- **加粗**表示默认值和默认配置。
- Joint Download Boot 模式下支持以下下载方式：
 - USB-Serial-JTAG Download Boot
 - USB-OTG Download Boot
 - UART Download Boot
 - GPSPI Download Boot

除了 SPI Boot 和 Joint Download Boot 模式，ESP32-S31 还支持 SPI Download Boot 模式。

Strapping 管脚的时序参数包括 建立时间和 保持时间。更多信息，详见图 [Strapping 管脚的时序参数图](#) 和表 [Strapping 管脚的时序参数说明](#)。

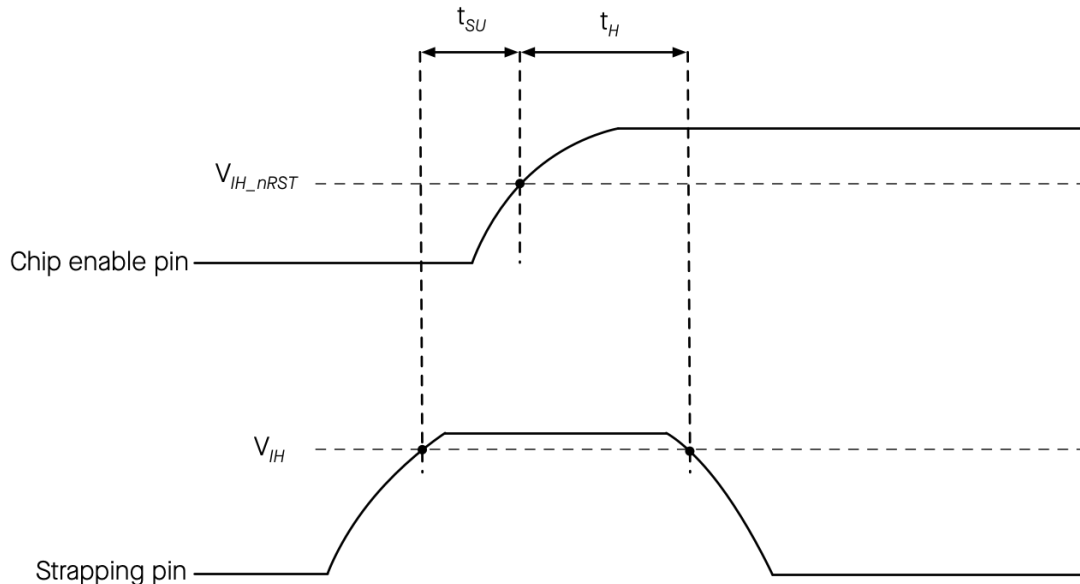


图 10: Strapping 管脚的时序参数图

表 5: Strapping 管脚的时序参数说明

参数	说明	最小值 (ms)
t _{SU}	建立时间, 即拉高 CHIP_PU 激活芯片前, 电源轨达到稳定所需的时间	0
t _H	保持时间, 即 CHIP_PU 已拉高、strapping 管脚变为普通 IO 管脚开始工作前, 可读取 strapping 管脚值的时间	3

注意:

- 建议在 GPIO61 管脚处预留上拉电阻。
- 不要在 GPIO61 管脚处添加较大的电容, 可能会导致进入下载模式。

1.3.10 外置阻容

ESP32-S31 系列芯片有以下需要外接电容的管脚:

- VREF_TOUCH 是 TOUCH 参考电压电容管脚, 建议在电路中靠近该管脚处添加 0.47 μ F 电容。如果不使用 TOUCH 功能, 该管脚可以悬空。
- VREF_ADC 是 ADC 参考电压电容管脚, 建议在电路中靠近该管脚处添加 0.1 μ F 电容。如果不使用 ADC 功能, 该管脚可以悬空。

1.3.11 GPIO

ESP32-S31 系列芯片通过 IO MUX 表格或者 GPIO 交换矩阵来配置 GPIO。IO MUX 是默认的外设管脚配置 (详见 [ESP32-S31 系列芯片技术规格书](#) > 附录 *ESP32-S31 管脚总览*), GPIO 交换矩阵用于将可以配置的外设信号传输至 GPIO 管脚。更多关于 IO MUX 和 GPIO 交换矩阵的信息, 请参考 [ESP32-S31 技术参考手册](#) > 章节 *IO MUX* 和 *GPIO 交换矩阵*。

部分外设的 GPIO 管脚是固定的, 部分是可以任意配置的, 具体信息请参考 [ESP32-S31 系列芯片技术规格书](#) > 章节 *外设*。

使用 GPIO 时, 请注意:

- Strapping 管脚的上电状态。
- 请注意 GPIO 复位后的默认配置, 详见下表。对于未使用、处于高阻态且无内部上下拉的管脚, 建议配置上拉或下拉电阻, 或在软件初始化时开启内部上下拉, 以避免不必要的耗电, 具体方向按外部电路要求选择。
- 避免使用 flash 占用的管脚。
- Deep-sleep 模式下只能控制 LP GPIO, 即 GPIO0 至 GPIO7。

表 6: IO 管脚默认配置

管脚序号	管脚名称	供电管脚	复位时	复位后
1	ANT			
2	VDDA3			
3	VDDA4			
4	CHIP_PU			
5	XTAL_32K_N/GPIO0	VDDPST_1		
6	XTAL_32K_P/GPIO1	VDDPST_1		
7	GPIO2	VDDPST_1		
8	GPIO3	VDDPST_1		
9	GPIO4	VDDPST_1		

续下页

表 6 - 接上页

管脚序号	管脚名称	供电管脚	复位时	复位后
10	GPIO5	VDDPST_1		
11	VDDPST_1			
12	GPIO6	VDDPST_1		
13	GPIO7	VDDPST_1		
14	GPIO8	VDDPST_1		IE
15	GPIO9	VDDPST_1		IE
16	GPIO10	VDDPST_1		IE
17	GPIO11	VDDPST_1		IE
18	VREF_TOUCH			
19	GPIO12	VDDPST_1		IE
20	GPIO13	VDDPST_1		IE
21	GPIO14	VDDPST_1		IE
22	GPIO15	VDDPST_1		IE
23	GPIO16	VDDPST_1		IE
24	GPIO17	VDDPST_1		IE
25	GPIO18	VDDPST_1		IE
26	GPIO19	VDDPST_1		IE
27	SDIO_DATA0	VDDPST_SD		IE
28	SDIO_DATA1	VDDPST_SD		IE
29	SDIO_DATA2	VDDPST_SD		IE
30	VDD_PSRAM_1P8_1			
31	SDIO_DATA3	VDDPST_SD		IE
32	SDIO_CLK	VDDPST_SD		IE
33	SDIO_CMD	VDDPST_SD		IE
34	VDD_PSRAM_1P8_2			
35	VDD_LDO_1P8			
36	SPICS	VDD_SPI	WPU	WPU, IE
37	SPIQ	VDD_SPI	WPU	WPU, IE
38	SPIWP	VDD_SPI	WPU	WPU, IE
39	VDD_SPI			
40	SPIHD	VDD_SPI	WPU	WPU, IE
41	SPICLK	VDD_SPI	WPU	WPU, IE
42	SPID	VDD_SPI	WPU	WPU, IE
43	VCCA/VDDPST_2			
44	USB_DP	VDDPST_2		
45	USB_DM	VDDPST_2		
46	GPIO33	VDDPST_3	DRV=3	USB_PU, IE, DRV=3
47	GPIO34	VDDPST_3	DRV=3	USB_PU, IE, DRV=3
48	GPIO35	VDDPST_3		IE
49	GPIO36	VDDPST_3	IE	IE
50	GPIO37	VDDPST_3	IE	IE
51	GPIO38	VDDPST_3	IE	IE
52	GPIO39	VDDPST_3	IE	IE
53	GPIO40	VDDPST_3	IE	IE
54	VDDPST_3			
55	GPIO42	VDDPST_3		IE
56	GPIO43	VDDPST_3		IE
57	GPIO44	VDDPST_3		IE
58	GPIO45	VDDPST_3		IE
59	GPIO46	VDDPST_3		IE
60	GPIO47	VDDPST_3		IE
61	GPIO48	VDDPST_3		
62	GPIO49	VDDPST_3		
63	VREF_ADC			
64	VDDPST_4			

续下页

表 6 - 接上页

管脚序号	管脚名称	供电管脚	复位时	复位后
65	GPIO50	VDDPST_4		
66	GPIO51	VDDPST_4		
67	GPIO52	VDDPST_4		IE
68	GPIO53	VDDPST_4		IE
69	MTDO	VDDPST_4		IE
70	MTCK	VDDPST_4		IE
71	MTDI	VDDPST_4		IE
72	MTMS	VDDPST_4		IE
73	GPIO58	VDDPST_4		IE
74	GPIO59	VDDPST_4		IE
75	GPIO60	VDDPST_4	WPU, IE	WPU, IE
76	GPIO61	VDDPST_4	WPU, IE	WPU, IE
77	VDDA1			
78	XTAL_N			
79	XTAL_P			
80	VDDA2			
81	GND			

- IE - 输入使能
- WPU - 内部弱上拉电阻使能
- DRV - 驱动强度
 - 取值 0 ~ 3 分别对应约 5、10、20、40 mA。
 - GPIO33、GPIO34 管脚的默认驱动电流为 40 mA，其余 IO 管脚的默认驱动电流均为 20 mA。
- USB_PU - USB 上拉电阻使能
 - USB 管脚 (GPIO33 和 GPIO34) 默认开启 USB 功能，此时管脚是否上拉由 USB 上拉电阻决定。USB 上拉由 USB_SERIAL_JTAG_DP/DM_PULLUP 控制，USB 上拉电阻的具体阻值可通过 USB_SERIAL_JTAG_PULLUP_VALUE 位控制。
 - USB 管脚关闭 USB 功能时，用作普通 GPIO，默认禁用管脚内部弱上/下拉电阻，可通过 IO_MUX_GPIO_n_MCU_WPU/WPD 配置。

1.3.12 ADC

ADC 功能对应的 GPIO 管脚如下表所示。

表 7: ADC 功能

GPIO 管脚	ADC 功能
GPIO42	ADC1_CH0_N
GPIO43	ADC1_CH0_P
GPIO44	ADC1_CH1_N
GPIO45	ADC1_CH1_P
GPIO46	ADC1_CH2_N
GPIO47	ADC1_CH2_P
GPIO48	ADC1_CH3_N
GPIO49	ADC1_CH3_P
GPIO50	ADC2_CH0_N
GPIO51	ADC2_CH0_P
GPIO52	ADC2_CH1_N
GPIO53	ADC2_CH1_P
MTDO/GPIO54	ADC2_CH2_N
MTCK/GPIO55	ADC2_CH2_P
MTDI/GPIO56	ADC2_CH3_N
MTMS/GPIO57	ADC2_CH3_P

使用 ADC 功能时，请靠近管脚添加 0.1 μF 的对地滤波电容，精度会更准确一些。

1.3.13 SD/MMC 主机控制器

ESP32-S31 系列芯片集成一个 SD/SDIO/MMC 主机控制器，不能作为从机。该 SD/MMC 主机外设共有两个卡槽 (slot)，用于插入 SD 卡、连接 SDIO 设备或连接 eMMC 芯片，每个卡槽均可独立使用。

- 卡槽 1 (SDMMC_HOST_SLOT_0) 的信号通过 IO MUX 使用 GPIO20 ~ GPIO25，支持 SD 3.0 版本，1.8 V/3.3 V 在芯片内部自动切换。
- 卡槽 2 (SDMMC_HOST_SLOT_1) 的信号通过 IO MUX 使用 GPIO35 ~ GPIO40。

表 8: SD/MMC GPIO 定义

	DATA0	DATA1	DATA2	DATA3	CLK	CMD
SLOT0	GPIO20	GPIO21	GPIO22	GPIO23	GPIO24	GPIO25
SLOT1	GPIO35	GPIO36	GPIO37	GPIO38	GPIO39	GPIO40

使用 slot0 时，因为 GPIO 电源域是内部电源，所以无需添加上拉，建议每根线上添加一个串联电阻，在 CLK 线上预留对地电容用于可能的调试。此外，如果使用 1 bit 模式，其他没有使用的管脚也不能再作为其他用处。

使用 slot1 时，请在 GPIO 管脚处添加上拉电阻，建议每根线上添加一个串联电阻，在 CLK 线上预留对地电容用于可能的调试。

1.3.14 USB

ESP32-S31 系列芯片带有一个集成了收发器的 USB 2.0 高速 OTG 外设，管脚 44 USB_DP 和管脚 45 USB_DM 分别作为 USB 2.0 高速 OTG 接口的 USB_D- 和 USB_D+ 的专用数字管脚，其余信号通过 GPIO 交换矩阵可配置使用任意 GPIO 管脚。

ESP32-S31 系列芯片包含一个 USB 串口/JTAG 控制器，GPIO33 和 GPIO34 分别作为 USB 串口/JTAG 控制器接口的 USB_D- 和 USB_D+ 的专用数字管脚。

GPIO33 和 GPIO34 线上建议预留串联电阻（初始值可为 22/33 Ω ）和对地电容（初始可不上件），并注意靠近芯片端放置。

USB RC 电路如图 [ESP32-S31 系列芯片 USB RC 电路图](#) 所示。

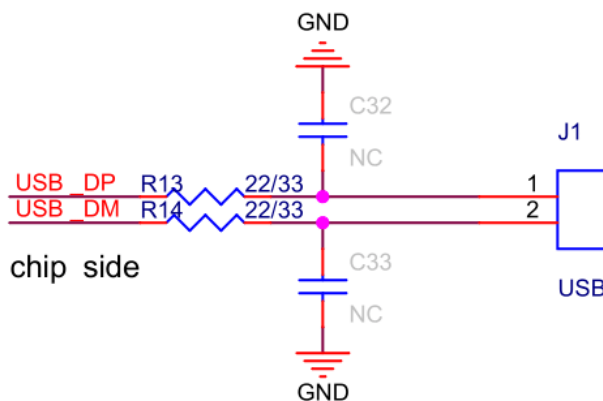


图 11: ESP32-S31 系列芯片 USB RC 电路图

ESP32-S31 系列芯片也支持通过 USB 进行下载和 log 打印，下载指导请参考章节 [下载指导](#)。

1.3.15 触摸传感器

ESP32-S31 提供了多达 14 个电容式传感 GPIO，能够探测由手指或其他物品直接接触或接近而产生的电容差异。这种设计具有低噪声和高灵敏度的特点，可以用于支持使用相对较小的触摸板。设计中也可以使用触摸板阵列以探测更大区域或更多点。

ESP32-S31 的触摸传感器同时还支持防水、跳频检测和数字滤波等功能来进一步提高传感器的性能。

触摸传感器功能对应的 GPIO 管脚如下表所示。

表 9: 触摸传感器功能

GPIO 管脚	触摸传感器功能
GPIO6	TOUCH_CH0
GPIO7	TOUCH_CH1
GPIO8	TOUCH_CH2
GPIO9	TOUCH_CH3
GPIO10	TOUCH_CH4
GPIO11	TOUCH_CH5
GPIO12	TOUCH_CH6
GPIO13	TOUCH_CH7
GPIO14	TOUCH_CH8
GPIO15	TOUCH_CH9
GPIO16	TOUCH_CH10
GPIO17	TOUCH_CH11
GPIO18	TOUCH_CH12
GPIO19	TOUCH_CH13

使用 TOUCH 功能时，建议靠近芯片侧预留串联电阻，用于减小线上的耦合噪声和干扰，也可加强 ESD 保护。该阻值建议 470 Ω 到 2 kΩ，推荐 510 Ω。具体值还需根据产品实际测试效果而定。

1.3.16 以太网 MAC

ESP32-S31 为以太网通信提供了一个符合 IEEE-802.3 标准的媒体访问控制器 (MAC) 接口，支持通过 MII 接口、RMII 接口或 RGMII 接口与外部快速以太网 PHY 进行通信（一次仅可使用一种接口）。

接口定义和 GPIO 的对应如下：

表 10: EMAC GPIO 定义

GPIO 管脚	MII 接口管脚	RMII 接口管脚	RGMII 接口管脚
GPIO8	MII_TXD0	RMII_TXD0	RGMII_TXD0
GPIO9	MII_TXD1	RMII_TXD1	RGMII_TXD1
GPIO10	MII_TXD2	N/A	RGMII_TXD2
GPIO11	MII_TXD3	N/A	RGMII_TXD3
GPIO12	MII_TXEN	RMII_TXEN	RGMII_TX_CTL
GPIO13	MII_TX_CLK	RMII_CLK	RGMII_TX_CLK
GPIO14	MII_RX_CLK	N/A	RGMII_RX_CLK
GPIO15	MII_RXDV	RMII_CRS_DV	RGMII_RX_CTL
GPIO16	MII_RXD3	N/A	RGMII_RXD3
GPIO17	MII_RXD2	N/A	RGMII_RXD2
GPIO18	MII_RXD1	RMII_RXD1	RGMII_RXD1
GPIO19	MII_RXD0	RMII_RXD0	RGMII_RXD0
任意 GPIO	MII_RX_ER	N/A	N/A
任意 GPIO	MII_CRS	N/A	N/A
任意 GPIO	MII_COL	N/A	N/A
任意 GPIO	MDIO	MDIO	MDIO
任意 GPIO	MDC	MDC	MDC

- 建议在 MII/RMII/RGMII 的 CLK 线上添加串联电阻用于调节。
- RMII 接口中的时钟信号 (GPIO13) 仅为输入。如果需要时钟输出方案, 请使用 REF_GMAC_CLK_PAD 信号 (GPIO35) 连接至 GPIO13 和 PHY 端。

1.3.17 LCD 与 Camera 控制器

ESP32-S31 的 LCD_CAM 控制器包含一个独立的 LCD 控制模块和 Camera (摄像头) 控制模块, 可以外接 LCD 和摄像头设备。

LCD_CAM 控制器的 LCD 和 CAM 接口通过 GPIO 交换矩阵可配置使用任意 GPIO 管脚。如果对高速率有要求, 请使用 IO MUX 定义的 GPIO, 如下表所示。

表 11: LCD IO MUX 接口定义

GPIO 管脚	并行 LCD 接口管脚	RGB 888 接口管脚	RGB565 接口管脚
GPIO2	LCD_DATA19	R3	–
GPIO3	LCD_DATA20	R4	–
GPIO4	LCD_DATA21	R5	–
GPIO5	LCD_DATA22	R6	–
GPIO7	LCD_DATA23	R7	–
GPIO8	LCD_DATA0	B0	B3
GPIO9	LCD_DATA1	B1	B4
GPIO10	LCD_DATA2	B2	B5
GPIO11	LCD_DATA3	B3	B6
GPIO12	LCD_DATA4	B4	B7
GPIO13	LCD_DATA5	B5	G2
GPIO14	LCD_DATA6	B6	G3
GPIO15	LCD_DATA7	B7	G4
GPIO16	LCD_DATA8	G0	G5
GPIO17	LCD_DATA9	G1	G6
GPIO18	LCD_DATA10	G2	G7
GPIO19	LCD_DATA11	G3	R3
GPIO33	LCD_DATA12	G4	R4
GPIO34	LCD_DATA13	G5	R5
GPIO35	LCD_DATA14	G6	R6
GPIO36	LCD_DATA15	G7	R7
GPIO37	LCD_DATA16	R0	–
GPIO38	LCD_DATA17	R1	–
GPIO39	LCD_DATA18	R2	–
GPIO40	LCD_PCLK	LCD_PCLK	LCD_PCLK
GPIO43	LCD_H_ENABLE	LCD_H_ENABLE	LCD_H_ENABLE
GPIO44	LCD_H_SYNC	LCD_H_SYNC	LCD_H_SYNC
GPIO45	LCD_V_SYNC	LCD_V_SYNC	LCD_V_SYNC

表 12: Camera IO MUX 接口定义

GPIO 管脚	Camera 接口管脚
GPIO46	CAM_DATA0
GPIO47	CAM_DATA1
GPIO48	CAM_DATA2
GPIO49	CAM_DATA3
GPIO50	CAM_DATA4
GPIO51	CAM_DATA5
GPIO52	CAM_DATA6
GPIO53	CAM_DATA7
GPIO54	CAM_PCLK
GPIO55	CAM_XCLK
GPIO56	CAM_V_SYNC
GPIO57	CAM_H_SYNC

1.4 PCB 版图布局

本章节将以 ESP32-S31 模组的 PCB 布局为例 (见图 *ESP32-S31 模组版图参考设计*)，介绍 ESP32-S31 系列芯片的 PCB 布局设计要点。

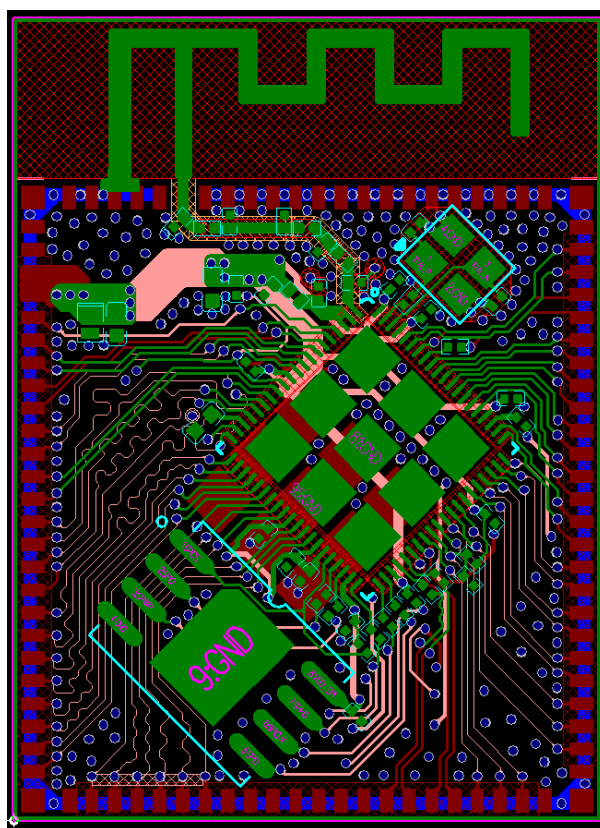


图 12: ESP32-S31 模组版图参考设计

1.4.1 基于芯片的版图设计通用要点

建议采用四层板设计，即：

- 第一层（顶层），铺地铜，主要用于走信号线和摆件。
- 第二层（地层），铺地铜，不走信号线，保证一个完整的地平面。
- 第三层（电源层），铺地铜，将电源走在该层，可走信号线。
- 第四层（底层），铺地铜，可走信号线。

如采用两层板设计：

- 第一层（顶层），铺地铜，主要用于摆件和走线。
- 第二层（底层），铺地铜，不要摆件，走线也越少越好，保证射频、晶振和芯片有一个完整的地平面。

1.4.2 电源

四层板设计

图ESP32-S31 系列芯片四层板电源设计 所示为四层板设计的电源走线。

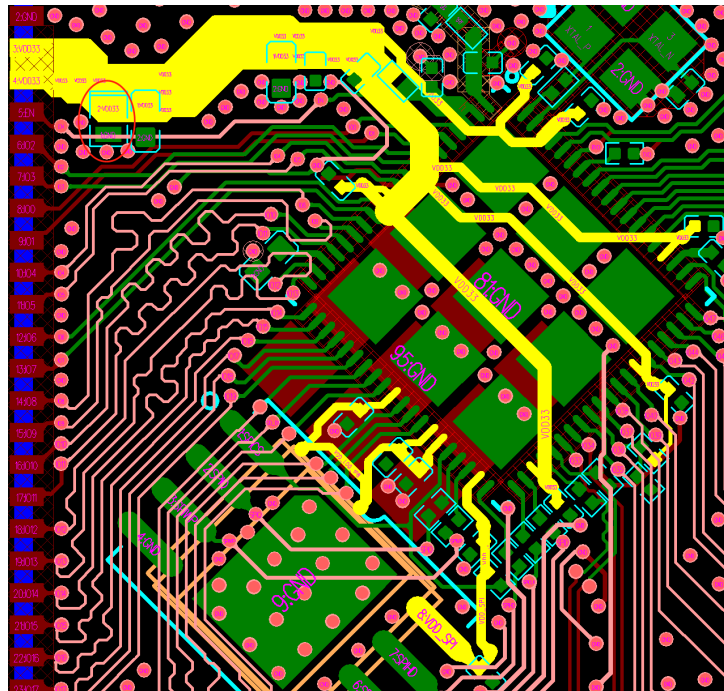


图 13: ESP32-S31 系列芯片四层板电源设计

- 推荐优先采用四层板设计。电源走线请尽量走在内层（非地层），通过过孔连接至芯片管脚处。主干电源换层处请至少保证两个过孔。其余电源走线上的钻孔的直径应不小于电源走线的宽度。
- 图ESP32-S31 系列芯片四层板电源设计中黄色高亮信号线即为芯片的所有电源走线。主干电源走线的线宽建议至少 30 mil。模拟电源 VDDA3 和 VDDA4 分支走线建议至少 20 mil。其他分支电源走线建议 10 mil。电源走线周围注意包地良好。
- 图ESP32-S31 系列芯片四层板电源设计中红色圆圈标示的是 ESD 保护管，需靠近电源端口放置。电源走线进入芯片前需添加一个 10 μF 电容，该电容可再与一个 0.1/1 μF 电容搭配使用。而后电源走线可在此分支，进行星形走线，减少不同电源管脚之间的耦合。
- 管脚 2、3 处电源因为是射频相关电源，请在管脚上添加一个 10 μF 电容。该电容可再与一个 0.1/1 μF 电容搭配使用。
- 请靠近管脚 2、3 添加 CLC/LC 滤波电路用于抑制高频谐波。该电源可以考虑 45 度出线的方式，拉开和旁边射频走线之间的距离。除了 10 μF 电容，其余器件推荐使用 0201 封装，这样可以把管脚 2、3 的滤波电路放的更靠近管脚，能够和周围的射频、GPIO 之间添加 GND 隔离，并尽量能放置地孔。使用了 0201 封装，可以在靠近芯片的第一个电容上加一段短截线用于抑制谐波干扰。短截线参考底层，其他三层注意挖空，详见图ESP32-S31 系列管脚 2、3 电源设计。

- 需要保证射频、晶振和芯片有一个完整的地平面。
- 晶振需离芯片时钟管脚稍远一些放置，防止晶振干扰到芯片。间距应至少为 1.7 mm。同时晶振走线须用地包起来，周围用密集的地孔屏蔽隔离。
- 晶振的时钟走线不可打孔走线。
- 晶振上的串联元器件请靠近芯片放置。
- 晶振外接的对地调节电容请靠近晶振左右两侧摆放，不可直接连接在串联元器件上。电容尽量置于时钟走线连接末端，保证电容的地焊盘靠近晶振的地焊盘放置。
- 晶振下方都不能走高频数字信号，最好是晶振下方不走任何信号线。晶振时钟走线两侧的电源线上过孔应尽可能地远离时钟走线放置，并使时钟走线两侧尽可能包地。
- 晶振为敏感器件，晶振周围不能放置磁感应器件，比如大电感等，保证晶振周围有干净的大面积地平面。

1.4.4 射频

图ESP32-S31 系列芯片四层板射频部分版图设计中粉色高亮走线即为射频走线。

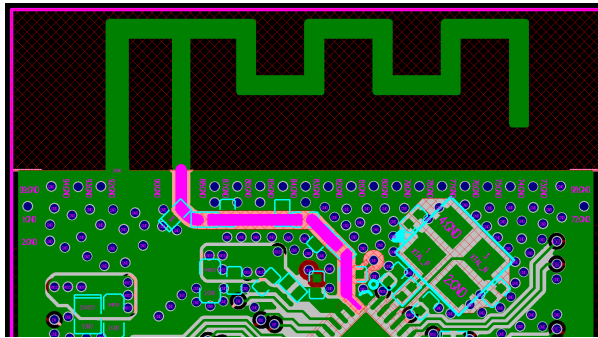


图 16: ESP32-S31 系列芯片四层板射频部分版图设计

射频版图设计应遵循以下规范：

- 射频走线需做 $50\ \Omega$ 阻抗控制，参考平面为第三层。射频走线在做 $50\ \Omega$ 阻抗控制时，可参考下图所示的 PCB 叠层结构设计。

注意：该模组以第三层为参考平面是因为按照当前的叠层结构，射频走线宽度和元器件焊盘尺寸之间差距太大。为了避免走线到元器件焊盘的突变，挖空第二层的射频走线下方，以第三层为参考地平面，可以得到合适宽度的射频走线。

如果使用的叠层没有这个问题，推荐以芯片邻层为参考地平面。

- 调节芯片需要一个 CLCCL 匹配电路。请使用 0201 器件，把匹配器件靠近管脚放置，并呈 Z 字型摆放。也就是说两个电容勿朝同一方向，以减少互相干扰。
- 请在匹配电路中靠近芯片侧的对地电容的地焊盘上加一段短截线，可有效抑制二次谐波。短截线的长度建议为 15 mil，线宽根据 PCB 叠层结构进行确定。短截线的特征阻抗为 $100\ \Omega \pm 10\%$ ，参考平面为第三层，因此第二层走线下方需挖空处理。图ESP32-S31 系列芯片四层板射频短截线设计中的高亮走线即为短截线。请注意当匹配电路元器件封装为 0402 及以上时，无需做短截线处理。
- IPEX 天线连接器下方建议全部层净空，详见图ESP32-S31 系列芯片 IPEX 天线连接器版图设计。
- PCB 天线请注意需要经过仿真和实际开发板测试。建议额外增加一组 CLC 匹配电路用于调节天线，该电路需尽可能地靠近天线端。
- 射频走线线宽请注意保持一致，不可有分支走线。射频走线长度须尽量短，并注意周围密集地孔屏蔽。
- 射频走线在表层，走线不可有过孔，即不能跨层走线，且尽量使用 135° 角走线或是圆弧走线。
- 射频走线须保证相邻层完整地平面，射频走线下方尽可能不要有任何走线。

厚度 (mm)	阻抗 (Ohm)	铜距 (mil)	线宽 (mil)	铜距 (mil)
-	50	5	17	5

叠层	材质	基铜厚 (oz)	成品层厚 (mil)	介电常数
阻焊层			0.4	4
L1_Top	成品铜厚 1 oz	0.33	0.8 (Min)	
PP	1080		2.79	4.2
L2_Gnd		1	1.2	
Core	芯板		19.69	4.6
L3_Power		1	1.2	
PP	1080		2.79	4.2
L4_Bottom	成品铜厚 1 oz	0.33	0.8 (Min)	
阻焊层			0.4	4

图 17: ESP32-S31 系列芯片 PCB 叠层结构设计

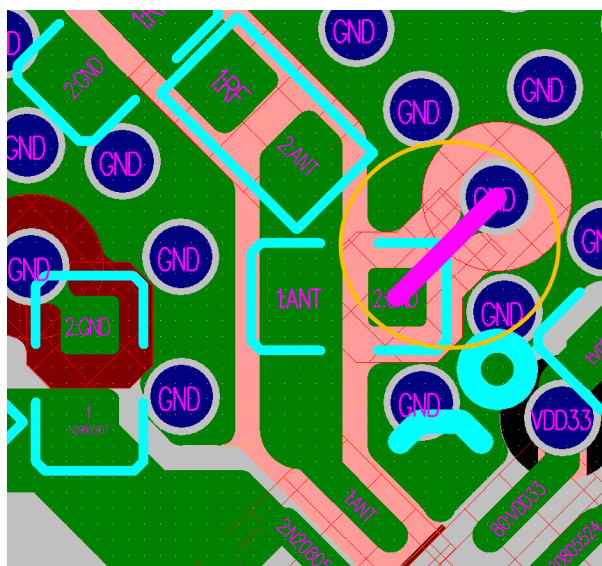


图 18: ESP32-S31 系列芯片四层板射频短截线设计

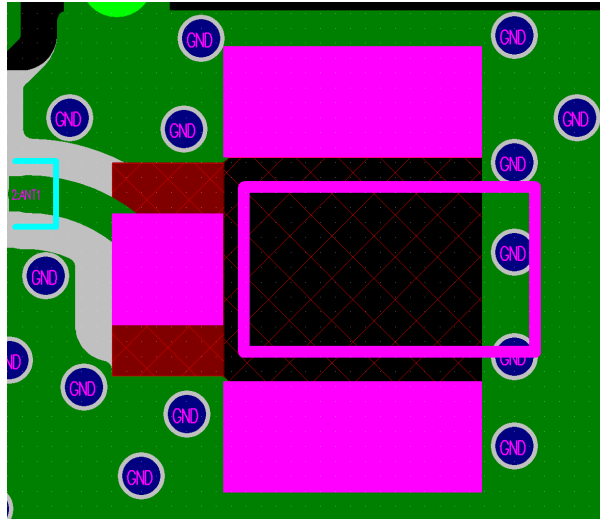


图 19: ESP32-S31 系列芯片 IPEX 天线连接器版图设计

- 射频走线附近不能有高频信号线。射频上的天线必须远离所有传输高频信号的器件，比如晶振、DDR SDRAM、高频时钟等。另外，USB 端口、USB 转串口信号的芯片、UART 信号线（包括走线、过孔、测试点、插针引脚等）都必须尽可能地远离天线。且 UART 信号线做包地处理，周围加地孔屏蔽。

1.4.5 Flash 及 PSRAM

Flash 及 PSRAM 的设计应遵循以下规范：

- SPI 通信线上预留的 $0\ \Omega$ 串联电阻请靠近 ESP32-S31 侧放置。
- SPI 走线请尽可能地走到内层（例如第三层），并且时钟及数据走线都单独进行包地处理。
- 如果 flash 和 PSRAM 距离 ESP32-S31 较远，建议在 VDD_SPI 电源、flash 和 PSRAM 电源处都放置合适的去耦电容。

图 ESP32-S31 系列芯片 *Quad SPI Flash* 版图设计 所示为 quad flash 版图设计。

1.4.6 UART

图 ESP32-S31 系列芯片 *UART* 版图设计 所示为 UART 版图设计。

UART 版图设计应遵循以下规范：

- U0TXD 线上的串联电阻请靠近芯片侧并远离晶振放置。
- U0TXD、U0RXD 在顶层的走线需尽量短。
- UART 走线两侧请注意包地处理，周围加地孔屏蔽。

1.4.7 基于模组的版图设计通用要点（模组在底板上的位置摆放）

如使用模组进行板上 (on-board) 设计，需注意模组在底板的布局，应尽可能地减小底板对模组 PCB 天线性能的影响。

建议将模组天线区域伸出板边，馈点靠近底板板边放置。在下面模组摆放位置图中，✓ 代表强烈推荐的位置，其他位置不推荐。

如果天线无法伸出板边，馈点还是尽量靠近板边放置，然后请切割掉天线两边和下面的底板，以尽可能地减少底板板材对 PCB 天线的影响，给 PCB 天线一个足够大的净空区域。注意模组不能放在板子中间，

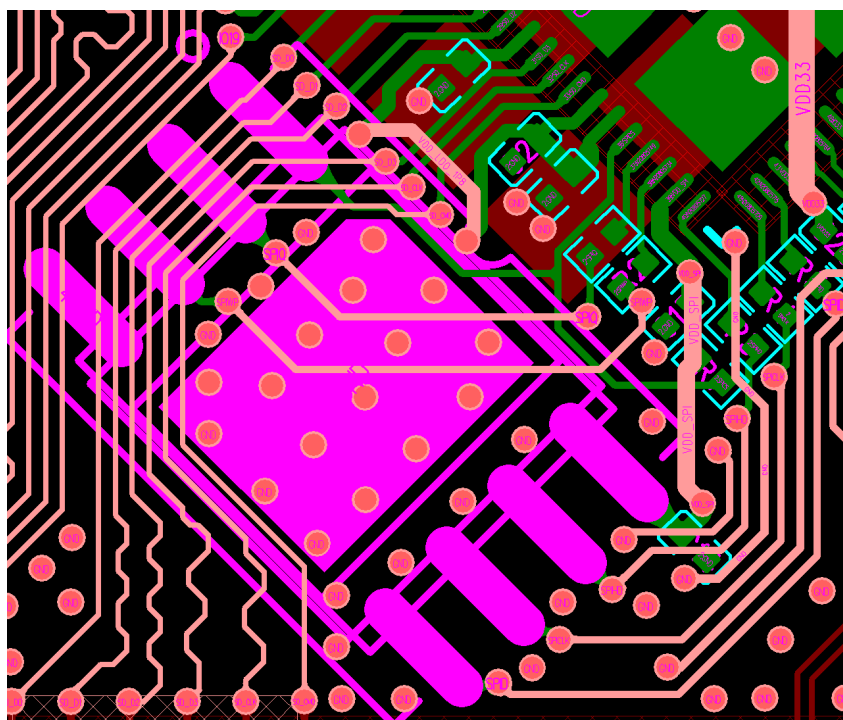


图 20: ESP32-S31 系列芯片 Quad SPI Flash 版图设计

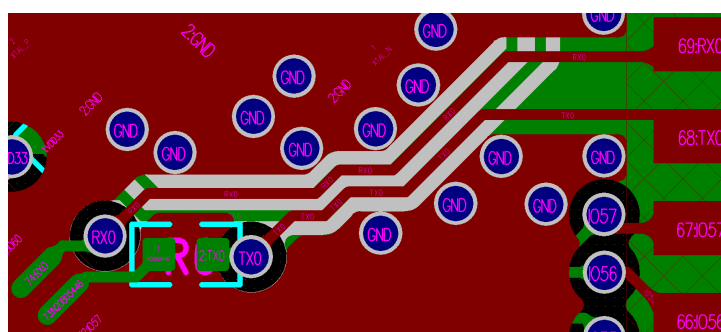


图 21: ESP32-S31 系列芯片 UART 版图设计

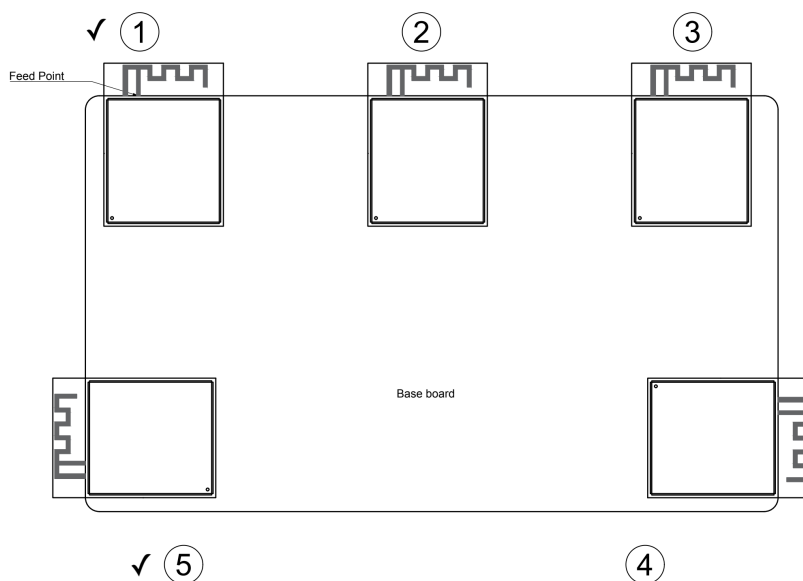


图 22: ESP32-S31 系列模组 (天线馈点在左侧) 在底板上的位置示意图

四周挖空来提供净空区。在[ESP32-S31 系列模组 \(天线馈点在左侧\) 天线区域净空示意图](#)中，画出了建议的净空区，请注意在天线附近的底板上铺上充分的地和密集的地孔。

之后把底板放入整机，涉及整机设计时请注意考虑外壳对天线的影晌，保证底板上的 PCB 天线在外壳中也有足够大的净空区域，该净空区域建议至少 15 mm（所有方向上都是）。

请注意最终需要对整机产品进行吞吐量和通讯距离等测试来确保产品射频性能。

1.4.8 ADC

ADC 版图设计应遵循以下规范：

- 高精度 ADC 的 P 和 N 端建议紧贴走线，中间间距 1~1.5 倍线宽，和其他走线注意铺地隔离。

1.4.9 USB

USB 版图设计应遵循以下规范：

- USB 线上预留的电阻和电容请靠近芯片侧放置。
- USB 走线请按照差分走线，差分线阻抗控制标准是 $90\ \Omega$ ，误差不能大于 $\pm 10\%$ ，保持平行等长。
- USB 差分走线尽可能减少打孔换层，从而可以更好的做到阻抗的控制，避免信号的反射。如果必须打孔，请在每次打孔换层的地方加一对地孔回流。
- USB 走线下方一定要有参考层（推荐用地层），且一定要保证参考层的连续性。
- USB 走线两侧请注意包地处理。

1.4.10 SDIO

SDIO 版图设计应遵循以下规范：

- SDIO 走线因为速率较高，需要尽量控制其寄生电容。

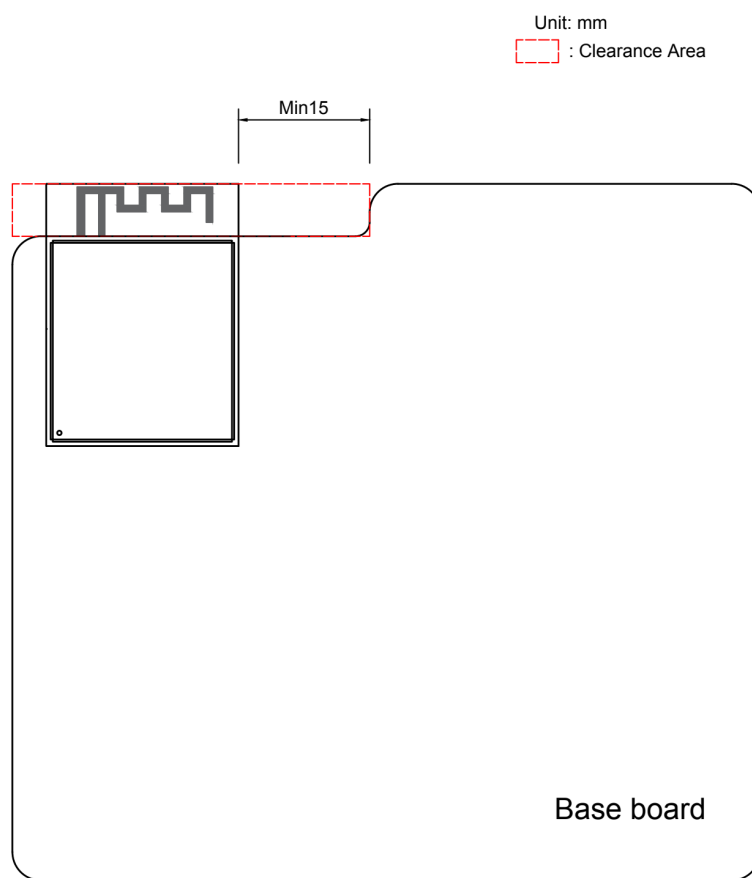


图 23: ESP32-S31 系列模组 (天线馈点在左侧) 天线区域净空示意图

- SDIO_CMD、SDIO_DATA0 ~ SDIO_DATA3 走线长度以 SDIO_CLK 走线长度为基准 ± 50 mil，需要时绕蛇形线。
- SDIO 走线请保证 50Ω 单端阻抗控制，误差不能大于 $\pm 10\%$ 。
- 从芯片 SDIO 管脚到对端 SDIO 接口的总长度越短越好，最好在 2000 mil 以内。
- SDIO 走线要保证不跨平面。SDIO 走线下方一定要有参考层（推荐用地层），且一定要保证参考层的连续性。
- SDIO_CLK 走线两侧请注意包地处理。

1.4.11 触摸传感器

ESP32-S31 提供多达 14 个电容式传感 IO，能够探测由手指或其他物品直接接触或接近而产生的电容差异。这种设计具有低噪声和高灵敏度的特点，可以用于支持使用相对较小的触摸板。矩阵按键的设计可以得到更多的触摸点。接近感应的设计可以检测到人体的接近。

图ESP32-S31 典型的触摸传感器应用 为典型触摸传感应用。

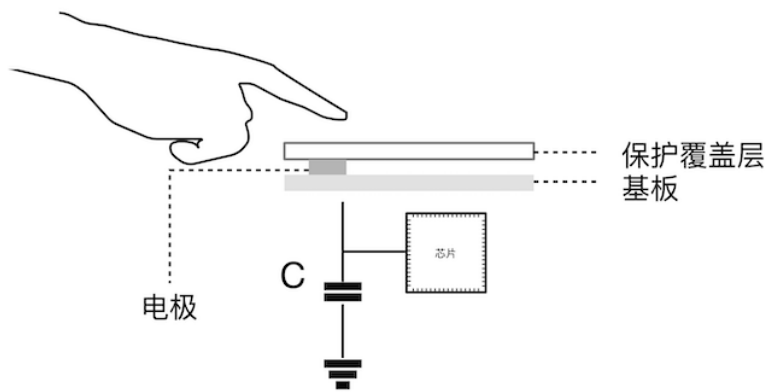


图 24: ESP32-S31 典型的触摸传感器应用

为防止电容耦合和其他电干扰影响触摸传感系统的灵敏度，需要考虑以下因素：

电极图形

适当大小和形状的电极有助于提高系统灵敏度。常见的有圆形、椭圆形和形状类似人的指尖的电极。过大或形状不规则的电极可能导致附近电极发生错误响应。

图ESP32-S31 电极图形要求 所示为适当以及不适当大小和形状的电极。注意图中未按照实际比例绘制，建议用指尖作为参考。

PCB 布局

图ESP32-S31 传感器布局布线 为传感器布线布局，具体的走线注意事项如下：

- 走线长度请尽量短，建议不超过 300 mm。
- 走线宽度 (W) 不能大于 0.18 mm (7 mil)。
- 走线夹角 (R) 不应小于 90° 。
- 走线离地间隙 (S) 范围 0.5 mm 到 1 mm。
- 触摸电极直径 (D) 范围 8 mm 到 15 mm。
- 触摸电极和走线应被栅格地围绕。
- 触摸传感器电路注意远离射频天线电路，并注意隔离。

备注： 更多关于触摸传感器的硬件设计可查看 [触摸传感器应用方案简介](#)。

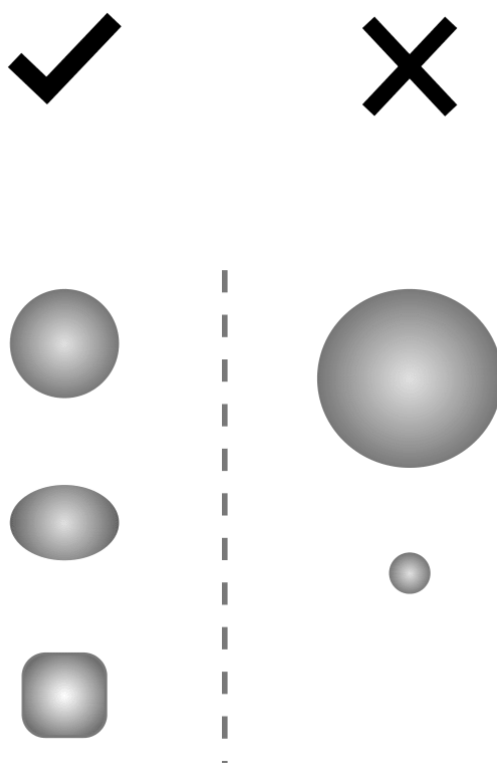


图 25: ESP32-S31 电极图形要求

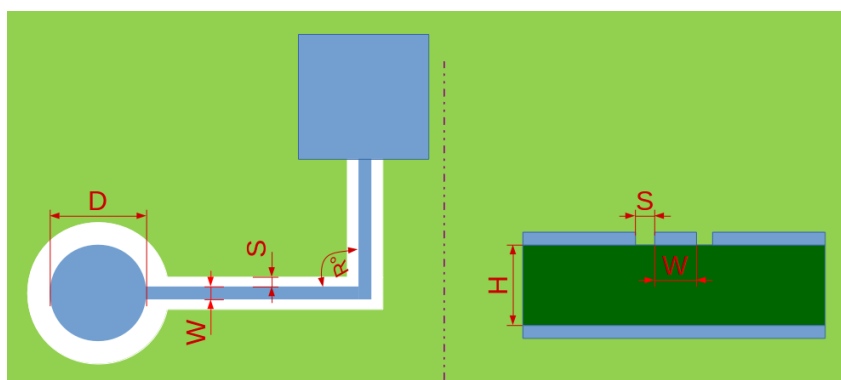


图 26: ESP32-S31 传感器布局布线

防水和接近传感器布局

ESP32-S31 新增硬件防水和接近传感器功能，图 [ESP32-S31 防水和接近传感器参考布局](#) 为防水和接近传感器参考的布局。

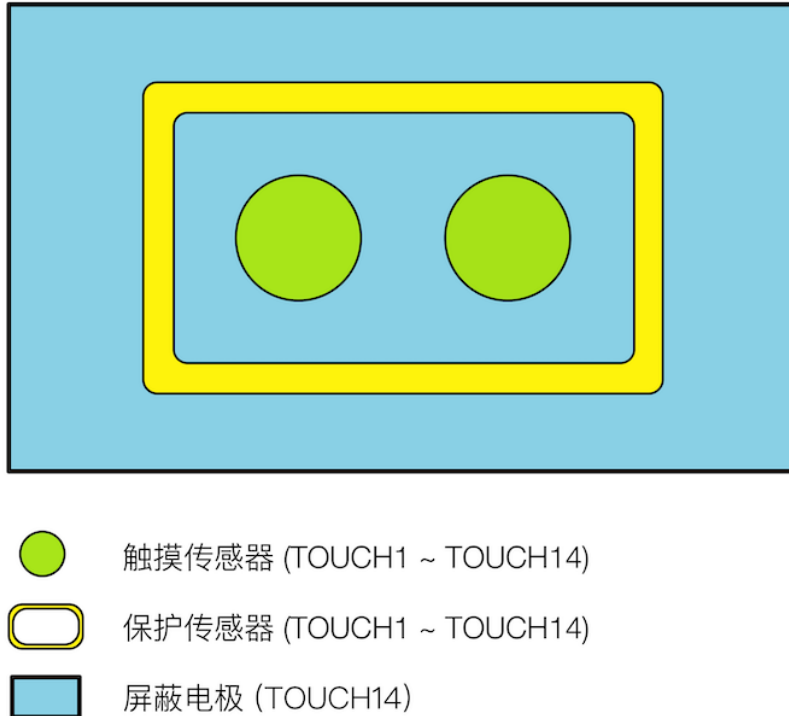


图 27: ESP32-S31 防水和接近传感器参考布局

为更好实现上述功能，请注意以下事项：

- 屏蔽电极的宽度建议 2 cm。
- 顶层填充网格，走线宽度为 7 mil，网格宽度为 45 mil（25% 填充），填充的网格与驱动屏蔽信号连接。
- 底层填充网格，走线宽度为 7 mil，网格宽度为 70 mil（17% 填充），填充的网格与驱动屏蔽信号连接。
- 建议保护传感器应为弯曲边缘的矩形，包围其他所有传感器。
- 保护传感器宽度建议为 2 mm。
- 保护传感器与屏蔽传感器宽度间隙建议为 1 mm。
- 接近传感器的感应距离与接近传感器的面积成正比，但增大感应面积也会带来更大噪声，需实际测试。
- 接近传感器形状建议为闭合环状。宽度建议为 1.5 mm。

1.4.12 EMAC

EMAC 版图设计应遵循以下规范：

- EMAC 走线请保证 50 Ω 单端阻抗控制，误差不能大于 $\pm 10\%$ 。
- EMAC 走线请遵守高速数字电路布线基本 3W 准则。
- MII/RGMII 接口中 TX 数据走线长度以 TX_CLK 走线长度为基准 ± 50 mil，RX 数据走线长度以 RX_CLK 走线长度为基准 ± 50 mil，需要时绕蛇形线。
- EMAC 走线下方一定要有参考层，且一定要保证参考层的连续性。
- 对于层数较多的 PCB 设计，建议 EMAC 走线在芯片引出后立即通过过孔引入内层，以降低高速信号线的干扰。同时，请在打孔换层的地方加一对地孔回流。
- EMAC 走线和其他走线注意铺地隔离。

1.4.13 版图设计常见问题

为什么芯片发包时，电源纹波很小，但射频的 TX 性能不好？

现象分析：射频的 TX 性能不仅受电源纹波的影响，还受到晶振的影响。晶振的本身质量不好，频偏过大会影响射频的 TX 性能。或者晶振受到高频信号干扰，比如晶振的输入输出信号线走线跨层交叉，使得晶振的输入信号耦合到输出信号上，输出信号耦合到输入信号上，也会影响射频的 TX 性能。另外，如果晶振的下方有其他高频信号走线，比如 SDIO 走线、UART 走线，也会导致晶振无法正常工作。最后，晶振旁边有感性器件或辐射器件，比如大电感、天线等也会导致芯片的射频性能不好。

解决方法：此问题主要是在布局上，可以重新布局，详见章节[晶振](#)。

为什么芯片发包时，仪器测试到的 power 值比 target power 值要高很多或者低很多，且 EVM 比较差？

现象分析：仪器检测到的 power 值与 target power 相差较大，可能是由于芯片射频管脚输出到天线这一段传输线上阻抗不匹配导致信号在传输过程中有反射。其次，阻抗不匹配会影响到芯片内部 PA 的工作状态，使得 PA 非正常过早进入饱和区域，继而使得信号失真度高，EVM 自然会变差。

解决方法：射频走线上预留了一个 π 型电路，可以根据需求对天线进行阻抗匹配，使得从芯片射频管脚往天线端看去，阻抗接近芯片端口阻抗。

为什么芯片的 TX 性能没有问题，但 RX 的灵敏度不好？

现象分析：芯片的 TX 性能没有问题意味着射频端的阻抗匹配也没有问题。RX 灵敏度不好的可能原因是外界干扰耦合到天线上，比如晶振离天线非常近，或是 UART 的 TX 与 RX 走线穿过射频走线等。另外，如果主板上存在非常多的高频信号干扰源，则需根据主板设计来考量信号完整性的问题。

解决方法：请确保天线远离晶振，且射频走线附近不要走高频信号，具体可参考章节[射频](#)。

1.5 下载指导

ESP32-S31 系列芯片/模组支持通过 UART 和 USB 下载固件。

UART 下载的过程如下：

1. 烧录前，需要根据表[芯片启动模式控制](#)设置芯片/模组在 Joint Download Boot 模式。
2. 给芯片/模组上电，通过 UART0 串口查看是否进入 Joint Download Boot 模式。如果串口显示 “waiting for download”，则表示已进入 Joint Download Boot 模式。
3. 使用 Flash 下载工具，选择 UART 方式将程序固件烧录进 flash 中。
4. 烧录结束后，根据表[芯片启动模式控制](#)设置芯片在 SPI Boot 模式下工作。
5. 重新上电，芯片/模组初始化时会从 flash 中读取程序运行。

USB 下载的过程如下：

1. 如果 flash 中没有能正常运行的程序固件，烧录前，需要根据表[芯片启动模式控制](#)设置芯片/模组在 Joint Download Boot 模式。
2. 给芯片/模组上电，通过 USB 接口查看是否进入 Joint Download Boot 模式。如果显示 “waiting for download”，则表示已进入 Joint Download Boot 模式。
3. 使用 Flash 下载工具，选择 USB 方式将程序固件烧录进 flash 中。
4. 烧录结束后，根据表[芯片启动模式控制](#)设置芯片在 SPI Boot 模式下工作。
5. 重新上电，芯片/模组初始化时会从 flash 中读取程序运行。
6. 如果 flash 中有能正常运行的程序固件，可以直接从步骤 3 开始 USB 自动下载。

备注:

- 固件下载的步骤，也可参考 [乐鑫固件下载工具使用说明](#)。
 - 如何查看串口输出，也可参考 [建立与 ESP32-S31 的串口连接](#)。
 - 建议看到“waiting for download”的信息后再进行下载。
 - 串口打印工具和烧录工具不能同时占用一个串口端口。
 - 应用程序中如果出现以下情况，USB 自动下载功能将被禁用，必须通过配置 strapping 管脚进入 Joint Download Boot 模式，才能使用 USB 下载功能。
 - USB PHY 被应用程序关闭。
 - USB 被二次开发用于其他 USB 功能，例如 USB 主机、USB 标准设备。
 - USB 对应的 IO 管脚被用于其他外设功能，例如 UART、LEDC 等。
 - 建议用户保留对 strapping 管脚的控制，避免在出现以上情况时，USB 下载功能无法使用。
 - 建议用户保留 UART 的下载接口，当前射频测试固件仅支持 UART 接口。
-

1.6 相关文档和资源

1.6.1 ESP32-S31 系列模组

请至乐鑫官网的 [模组页面](#) 查看 ESP32-S31 系列模组的最新详细信息。

1.6.2 ESP32-S31 系列开发板

请至乐鑫官网的 [开发板页面](#) 查看 ESP32-S31 系列开发板的最新详细信息。

1.6.3 其他文档和资源

- [芯片规格书 \(PDF\)](#)
- [ESP32-S31 系列芯片](#)
- [乐鑫 KiCad 仓库](#)
- [乐鑫产品选型工具](#)
- [产品证书](#)
- [论坛 \(硬件问题讨论\)](#)
- [技术支持](#)
- [常见问题 \(ESP-FAQ\)](#)

1.7 词汇列表

词汇列表包含了本文档中使用的术语和缩写词。

词汇	描述
CLC	电容-电感-电容
DDR SDRAM	双倍速率同步动态随机存储器
ESD	静电释放
LC	电感-电容
PA	功率放大器
RC	电阻-电容
RTC	实时控制器
SiP	系统封装
0 Ω 电阻	常用作电路设计中的占位符，后续可根据具体设计替换为其他大小的电阻。

1.8 修订历史

表 13: 修订历史

日期	版本	发布说明
2026-06-23	v0.1	首次发布

1.9 免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，乐鑫不对信息的准确性、真实性做任何保证。

乐鑫不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他乐鑫提案、规格书或样品在他处提到的任何保证。

乐鑫不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。